



LAN9694/LAN9696/LAN9698

冗長化プロトコルを備えた 48/66/102G TSN (Time Sensitive Networking) Ethernet スイッチファミリ

特長

- 48 Gbps~102 Gbps に対応するスケーラブルな TSN スイッチファミリ
- 最大 30 個のギガビットポート
- 10 x 10G SerDes による柔軟なポート構成
 - 10GBASE-KR
 - 10GBASE-R
 - 10G-USXGMII
 - 5GBASE-KR
 - 5GBASE-R
 - 5G-USXGMII
 - QSGMII
 - 2.5GBASE-KX
 - 2.5GBASE-X
 - 2.5G SGMII
 - 1000BASE-KX
 - 1000BASE-X
 - SGMII
 - 100BASE-FX
- 2x RGMII/RMII (10/100/1000 Mbps)をサポート
- SGMII+により 802.3bz 2.5G Ethernet をサポート
- 1000 MHz Arm® Cortex® A53 CPU サブシステム
 - PCIe®, DDR3/DDR4, USB
- ハードウェア セキュリティ アクセラレータ
- FRER を含む TSN 全規格をサポート (LAN969xTSN/LAN969xRED のみ)
- AVB (Audio Video Bridging)に完全対応
- MRP と DLR による産業用冗長性をハードウェアでサポート
- HSR と PRP による産業用冗長性をハードウェアでサポート (LAN969xRED のみ)
- 356 ピン FCBGA (17 x 17 mm)パッケージ
- 産業用(周囲温度 -40°C~接合部温度+110°C)/商用(周囲温度 0°C~接合部温度+105°C)

ターゲット アプリケーション

- 産業用オートメーションおよびプロセス オートメーションのインフラストラクチャ接続
- 輸送
- 送電網オートメーション
- 変電所オートメーション
- リング型トポロジとイントラリング型トポロジ
- TSN インフラストラクチャ

主な利点

• スイッチ機能

- 10 Mbps~10 Gbps のポート速度に対応する、フル ワイヤのスピードかつノンブロッキングのスイッチコア
- 最大 30 個の 10/100/1000 Mbps 全/半二重ポート
- IEEE 802.1Q™ 準拠の C タグおよび S タグ VLAN をサポート
- 16K MAC テーブル
- 4K VLAN
- ハッシュ処理を行わない 16K MAC ストリーム テーブル
- TSN 上でのトラフィックのトンネリングに対応する先進の TCAM 分類および VLAN プッシュ/ポップ
- ブロードキャスト/未知ユニキャスト/マルチキャスト ポリサー
- MSTP (Multiple Spanning Tree Protocol)
- RSTP (Rapid Spanning Tree Protocol)
- IPv4/IPv6 のユニキャストおよびマルチキャストのレイヤ 2 スwitチング(最大 16K のグループ、1K のポートマスク)
- IPv4/IPv6 のユニキャストおよびマルチキャストのレイヤ 3 転送(ルーティング)、RPF(リバースパス転送)対応
- IGMPv2、IGMPv3、MLDv1、MLDv2 をサポート
- EEE (Energy Efficient Ethernet) (IEEE 802.3az™)

• TSN (Time Sensitive Network)

(LAN969xTSN/LAN969xRED のみ)

- 1K の単方向 TSN ストリーム
- IEEE 802.1Qbv™-2015(タイムアウェア シェーピング)
- IEEE 802.1Qbu/802.3br™(フレーム プリエンプション)
- IEEE 802.1Qav™ AVB(トラフィック シェーピング)
- IEEE 802.1Qci™-2017(ストリームごとのフィルタ処理とポリシング)
- IEEE 802.1CB™ FRER(フレームの複製と除去による信頼性向上)による冗長性
- 保護スイッチング (ラインまたはリング)
- 802.1CM/D2.2(フロントホール向け TSN)をサポート
- TSN ストリーム単位でのカットスルー オプション

• タイミングと同期

(LAN969xTSN/LAN969xRED のみ)

- 外部の Microchip 社製 PHY における MACSec を用いた正確なタイムスタンプ生成
- IEEE 1588v2™に準拠した 1 ステップおよび 2 ステップ (オーディナリ クロック、バウンダリ クロック、トランスペアレント クロック)
- IEEE 802.1AS™-2020 に準拠した 1 ステップおよび 2 ステップ
- ハードウェアによる処理と PTP フレーム生成により、フレーム生成による CPU 負荷を軽減
- 複数領域でのハードウェアによるタイムスタンプ生成
- 高精度(サブナノ秒レベル)
- 最大 2 ポートからの同期クロックおよび 1PPS 入力
- 同期 Ethernet/1PPS、任意のポートから復元された 8 つのクロック出力

LAN969X

- ブリエンブション対応ポート上で、エクスプレス トラフィックとブリエンブティブ トラフィックに正確なタイムスタンプを生成
- **QoS (Quality of Service)**
 - 12メガビットの内蔵共有パケットメモリ
 - ポートごとに8クラスのQoSをサポートし、異なる速度のIngressポートが同一のEgressポートで優先度を競う場合の公平性を確保
 - レイヤ2~4の情報に基づくパターンマッチングによる、TCAMベースのQoS分類
 - VCAP™ IS2により選択可能なデュアルレート ポリサー、各ポートに8個のデュアルレート優先度ポリサーと4個のシングルレートポートポリサーを提供
 - VLANタグやDSCP値に対するIngress側1K、Egress側2Kの柔軟なQoS割り当て
 - 低レイテンシのカットスルー転送モード
 - PFC(優先度に基づくフロー制御) (IEEE 802.1Qbb™)
- **CPU サブシステム**
 - TrustZone®対応の1000 MHz Arm Cortex A53
 - L1 32 KB I キャッシュ/32 KB D キャッシュ、L2 256 KB キャッシュ
 - 2 MByte の ECC SRAM をチップに搭載
 - 最大2 GB の DDR3/DDR3L/DDR4(オプション)
 - eMMC/SD、QSPI、Octal SPI(ブート用等)
 - ROM 内にセキュア ブートローダを搭載
 - Arm Trusted Firmware 方式に基づくセキュアブート
 - 暗号化ライブラリ
 - ブートおよび DDR 暗号化用のハードウェア セキュリティ アクセラレータ
 - OTP (One Time Programmable) 式の書き換え不可の鍵ストレージ
 - セキュア環境でブート後は、非セキュア領域で任意のプロトコルを実装可能
 - セキュア JTAG
 - 周辺モジュール
 - PCIe 3.0 エンドポイント
 - USB 2.0 デバイス/ホスト、ULPI。USB PHY は外付け
 - 2 線式インターフェイス/UART/SPI
 - QSPI
 - Octal SPI
 - デュアル CAN FD
 - eMMC サポート
- **機能安全要素**
 - スタンバイ クロックへの切り換え機能を備えたシステムクロックモニタ
 - フォルトインジェクション機能を備えたメモリチェック
 - スイッチおよびCPU RAM に対するECC
 - SHA-256 セキュアブート
 - ブート時にハードウェア自動セルフテスト機能を実行
 - 性能監視カウンタ
 - 過熱フォルト検出
- **冗長化プロトコルをポート単位で選択可能、ハードウェア支援あり**
 - IEEE 802.1CB™-2017 (FRER(フレームの複製と除去による信頼性向上)) (LAN969xTSN/LAN969xRED のみ)
 - IEC 62439-3:2022 (PRP(パラレル冗長化プロトコル)) (LAN969xRED のみ)
 - IEC 62439-3:2022 (HSR(高信頼性シームレス冗長性)) (LAN969xRED のみ)
 - IEC 62439-2:2016 (MRP(メディア冗長性プロトコル)) (LAN969xTSN と LAN969xRED のみ)
 - ODVA DLR(デバイスレベル リング) (LAN969xTSN と LAN969xRED のみ)
 - IEC 61158-6-10 (MRPD(計画的複製によるメディア冗長性)) (LAN969xTSN と LAN969xRED のみ)
 - G.8031 ELPS、G.8032 ERPS
- **セキュリティ**
 - SHA256/512 ダイジェスト エンジン (セキュアブートを高速化)
 - ECDSA 暗号処理アクセラレータ
 - フラッシュ内ファームウェア コード(AES-128/256)暗号化/復号(オプション)
 - 書き換え不可のOTP 鍵ストレージ
 - 物理ハードウェア ROM に実装された真に書き換え不可のブートROM
 - OTA (Over The Air) アップデートに対応し、Ethernet ポート経由でのフラッシュ書き換えが可能
 - IEEE 802.1X™に準拠したポートおよびMAC 認証
 - ACL を用いて Ingress/Egress パケットを検査する VCAP (Versatile Content Aware Processor) パケットフィルタ処理エンジン。1 フレームあたり4回のIngress ルックアップ、Egress フレームコピーあたり2回のEgress ルックアップに対応
 - 階層的なVLAN ACL とルータ ACL
 - フラッディング ブロードキャスト、フラッディング マルチキャスト、フラッディング ユニキャストのトラフィック向けのストームコントローラ
 - ポート単位およびアドレス単位でのコピー/リダイレクト/破棄動作の登録
 - Ingress/Egress ACL 用の64個のシングルレート ポリサー
- **管理**
 - MMU および DDR3/DDR4 SDRAM コントローラを搭載した1 GHz Arm Cortex A53 CPU を内蔵する VCore-IV™ CPU システム
 - PCIe 1.x/2.0/3.0 CPU インターフェイス
 - DMA を用いた CPU フレームの抽出(8 キュー)と挿入(2 キュー)により、Ethernet ポートと CPU/ PCIe 間で効率的なデータ転送が可能
 - セキュア JTAG による CPU デバッグ インターフェイス
 - 最大 2GB のメモリをサポートする設定変更可能な16ビットECC対応DDR3/DDR4 SDRAM インターフェイス
 - 高速なセキュアブート動作に対応する eMMC、QSPI フラッシュ インターフェイスと2MBの内蔵ECC SRAM
 - 67本の共有汎用I/Oピン:
 - 最大30個のインターフェイス(各インターフェイスにつき4個のLED)を制御するシリアル GPIO と2個のLEDコントローラ
 - トリプルPHY管理コントローラ(MIIM)
 - デュアルUART
 - デュアル内蔵2線式シリアル インターフェイス マルチプレクサ
 - 外部割り込み
 - IEEE 1588 同期用 I/O
 - SFP の LOS(信号喪失)入力
 - PCIe または SPI 経由の外部レジスタアクセス
 - RMON 統計グループ(RFC 2819)と SNMP インターフェイス グループ(RFC 2863)をサポートするポートごとのカウンタセット
 - 内蔵 CPU のみ、外部 CPU のみ、デュアル CPU の CPU モードをサポート

大切なお客様へ

弊社は、大切なお客様が Microchip 社製品を最適にお使いになれるよう、文書の作成に最善の努力を尽くしています。このため、弊社はお客様のニーズにより的確にお応えできるよう継続的に文書の改善に努め、更新版をリリースする際に内容の見直しと充実を図って参ります。

本書に関してご質問、ご意見がございましたら、メールまたはファックスで弊社のマーケティング コミュニケーション部門にご連絡ください。メールアドレスは docerrors@microchip.com、ファックス番号は 1-480-792-4150 (国際電話)です。ファックスの場合には、本書の巻末に用意されている「読者アンケート」のページをご利用ください。皆様からのご意見をお待ちしております。

最新のデータシート

本書の最新版を入手するには、弊社ウェブサイト登録手続きを行ってください。

<http://www.microchip.com>

データシートのリビジョンは、各ページの欄外下隅に記載されている文書番号で確認できます。文書番号の最後の文字がリビジョン番号です(例: DS30000000A であれば文書 DS30000000 のリビジョン A)。

エラッタ

現行のデバイスに対し、データシートとの動作上の微妙な相違点と推奨回避策を記載したエラッタシートを発行する場合があります。弊社はデバイスや文書に関する問題を認識した時点でエラッタを発行します。エラッタには該当するシリコンと文書のリビジョンを明記しています。

お使いのデバイス向けにエラッタシートが発行されているかどうかは、以下で確認できます。

- Microchip 社のウェブサイト: <http://www.microchip.com>
- Microchip 社営業所

お問い合わせの際は、お使いのデバイス、シリコンとデータシートのリビジョン(文書番号を含む)をお知らせください。

お客様向け通知システム

弊社ウェブサイト(www.microchip.com)でご登録頂いたお客様には、弊社の全製品に関する最新情報をお届けします。

LAN969X

1.0 はじめに

1.1 概要

LAN969x Ethernet スイッチファミリは、豊富なスイッチ機能と 10 Mbps~10 Gbps に対応するポート構成(最大 30 ポート)を備えており、産業用およびプロセス オートメーションのインフラストラクチャ アプリケーション、輸送、送電網 オートメーション、変電所オートメーション、リング型/イントラリング型トポロジ向けに理想的です。LAN969x ファミリは、48 Gbps~102 Gbps のスイッチング帯域幅をサポートし、ハードウェアとソフトウェアの互換性とスケーラビリティを備えています。

フレーム プリエンプション、カットスルー、フレームの複製と除去による信頼性向上、強化されたスケジューリング (タイムアウェア シェーピング、周期的キューイング、転送)、ストリーム単位でのポリシングおよびフィルタ処理を含む包括的な機能セットにより、TSN (Time Sensitive Networking)がサポートされています(LAN969xTSN/LAN969xRED のみ)。IEEE 1588、IEEE 802.1AS™、同期式 Ethernet をサポートするタイミング機能により、低レイテンシで決定論的なネットワークを実現します。

全ての LAN969x デバイスは、G.8031 ELPS (Ethernet Linear Protection Switching)と G.8032 ERPS (Ethernet Ring Protection Switching)により、ポート単位でのネットワーク冗長性をハードウェアで支援しています。加えて、LAN969xTSN と LAN969xRED は、IEEE 802.1CB-2017 の FRER(フレームの複製と除去による信頼性向上)、IEC 62439-2 2016 のメディア冗長化プロトコル、ODVA の DLR(デバイスレベル リング)、IEC 61158-6-10 の MRPD(計画的複製によるメディア冗長性)を含む包括的な冗長化機能をサポートしています。LAN969xRED はさらに、IEC62439-3 2022 の PRP(パラレル冗長化プロトコル)と IEC62439-3 2022 の HSR(高信頼性シームレス冗長性)もサポートしています。

LAN969x ファミリは、RGMII、SGMII、QSGMII、USGMII、USXGMII をサポートする非常に柔軟な Ethernet ポート構成を特長としています。強力な 1 GHz のシングルコア Arm Cortex A53 CPU を内蔵しており、スイッチを完全に管理し、先進の産業用アプリケーションに対応できます。LAN969x ファミリは、多ポートの 10M/100M/1G/2.5G/5G/10G スイッチング リンクが求められるセキュアおよびセーフティ クリティカル アプリケーションを対象にしています。セキュリティは、VCAP (Versatile Content Aware Processor)を使った TCAM に基づくフレーム処理、高速セキュアブートのための Arm Trusted Firmware 手法、ブートとコードの暗号化のための暗号化ライブラリとハードウェア セキュリティ アクセラレータ、書き換え不可の OTP (One Time Programmable)鍵ストレージによって実現されます。

LAN969x ファミリでは、Microchip 社のお客様における「信頼の基点」(Root of Trust)製造プロセスに基づく、セキュアブートとファームウェアのセキュア実行機能をオプションとして提供可能です。起動時は、LAN969x はオンチップ ROM からブートされ、以降のブートステージは外部フラッシュから用途に応じて非セキュア、認証済み、または暗号化済みの形式で読み込まれます。セキュアブート動作では、顧客製造時に読み出し保護されたオンチップ OTP にプログラムされたキーを使います。開発段階や非セキュア動作時は、オンチップ OTP に格納された Microchip 社既定のキーを使う事も可能です。

LAN969x ファミリの全デバイスに共通ではないデバイス固有の機能については、個別に説明します。表 1-1 に、各デバイスの違いを示します。表 1-2 に各デバイスの主なパラメータの詳細なリストを示します。図 1-1 に、ファミリデバイス間の SerDes 帯域幅の違いを示します。

表1-1: LAN969Xファミリ製品の機能一覧

	LAN9694 ファミリ			LAN9696 ファミリ			LAN9698 ファミリ		
	LAN9694	LAN9694TSN	LAN9694RED	LAN9696	LAN9696TSN	LAN9696RED	LAN9698	LAN9698TSN	LAN9698RED
特長									
最大 I/O 帯域幅	48G	48G	48G	66G	66G	66G	102G	102G	102G
TSN 機能セット		○	○		○	○		○	○
RedBox / HSR / PRP			○			○			○
QuadBox (2 台の HSR-HSR RedBox を相互接続)			○			○			○
2x RGMII ポート(10M/100M/1000M)	○	○	○	○	○	○	○	○	○
1x PCIe 3.0 インターフェイス	○	○	○	○	○	○	○	○	○
TrustZone 対応 1GHz Arm A53	○	○	○	○	○	○	○	○	○
DDR インターフェイスと外部ホストメモリ オプション	○	○	○	○	○	○	○	○	○
QSPI フラッシュと 2MB の内部 ECC SRAM	○	○	○	○	○	○	○	○	○

表 1-1: LAN969X ファミリ製品の機能一覧(続き)

	LAN9694 ファミリ			LAN9696 ファミリ			LAN9698 ファミリ		
	LAN9694	LAN9694TSN	LAN9694RED	LAN9696	LAN9696TSN	LAN9696RED	LAN9698	LAN9698TSN	LAN9698RED
特長									
IEEE 1588		○	○		○	○		○	○
IEEE 802.1AS		○	○		○	○		○	○
L3 ルーティング	○	○	○	○	○	○	○	○	○
USB ULPI	○	○	○	○	○	○	○	○	○
CAN		○	○		○	○		○	○
EtherCAT		○	○		○	○		○	○
DLR / MRP		○	○		○	○		○	○
OAM IEEE 802.1ag		○	○		○	○		○	○
OT/IT トラフィック アウエアネス		○	○		○	○		○	○
商用(周囲温度 0°C~接合部温度+105°C)	○			○			○		
産業用(周囲温度-40°C~接合部温度+110°C)		○	○		○	○		○	○
SMBStaX ソフトウェア パッケージ	○			○			○		
IStaX ソフトウェア パッケージ		○	○		○	○		○	○
LMStaX ソフトウェア パッケージ		○			○			○	

表 1-2: LAN969Xファミリ製品のパラメーター一覧

特長とポート構成	LAN9694 (全て)	LAN9696 (全て)	LAN9698 (全て)
最大帯域幅	48G	66G	102G
最大ポート数	30	30	30
最大 QSGMII ポート数	6	6	6
最大 10GUSXGMII ポート数	4	6	10
最大 5GUSXGMII ポート数	8	10	10
最大 1G ポート数	30	30	30
最大 1G SGMII ポート数	10	10	10
最大 RGMII/RMII ポート数	2	2	2
最大 100FX ポート数	10	10	10
最大 2.5G ポート数	18	22	22
最大 5G ポート数	9	13	14
最大 10G ポート数	4	6	10
SerDes10G レーン数	10	10	10
レイヤ 2 スイッチング			
パケットバッファ	12 Mb	12 Mb	12 Mb
MAC テーブルサイズ	16K	16K	16K
レイヤ 2 マルチキャスト ポートマスク	1K	1K	1K
スーパー-VCAP ブロック(1 ブロックあたり 3Kx52 ビット)	6	6	6
1 スーパー-VCAP ブロックあたりの CLM エントリ数 (52 ビット)	3K	3K	3K
1 スーパー-VCAP ブロックあたりの LPM エントリ数 (52 ビット)	3K	3K	3K
1 スーパー-VCAP ブロックあたりの VCAP IS2 エントリ数 (312 ビット)	512	512	512
VCAP ES0 エントリ数(52 ビット)	1.5K	1.5K	1.5K
VCAP ES2 エントリ数(312 ビット)	512	512	512

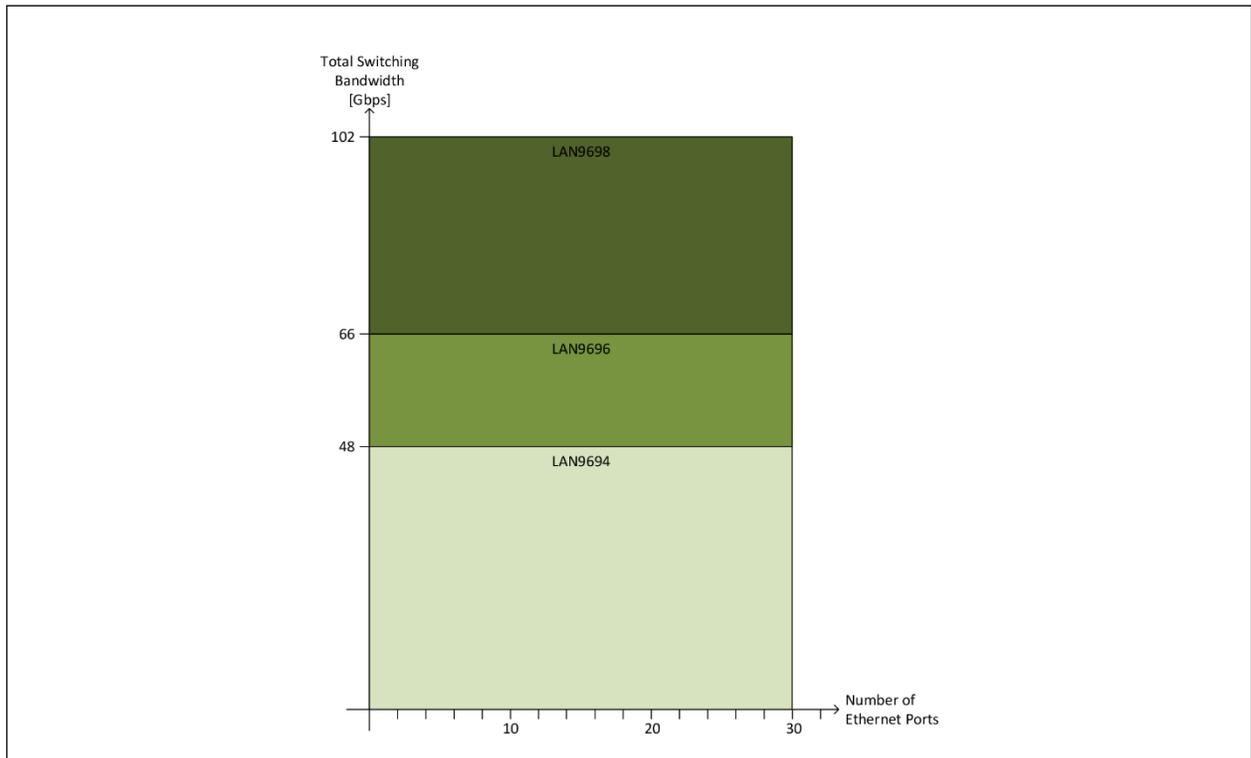
LAN969X

表 1-2: LAN969X ファミリ製品のパラメータ一覧(続き)

特長とポート構成	LAN9694 (全て)	LAN9696 (全て)	LAN9698 (全て)
レイヤ 3 ルーティング			
ルータレッグ数	127	127	127
IPv6 接頭辞エントリ数	256	256	256
ユニキャスト ルーティング用に VCAP LPM に割り当てられたスーパーVCAP ブロックごとの IP ユニキャスト ルート/ホスト数(IPv6 では 64 ビット DIP)	割り当てられた VCAP ブロックごと: IPv4: 3072 IP6PFX を使う IPv6: 1536 IP6PFX を使わない IPv6: 1024		
ネクストホップ/ARP テーブルエントリ	L3: ARP はネクストホップルータ向けに 1024 エントリ。 ネクストホップ ホストも同様。		
マルチキャスト ルーティング用に VCAP LPM に割り当てられたスーパーVCAP ブロックごとの IP (S,G)または (*,G)マルチキャスト グループ数	割り当てられた VCAP ブロックごと: IPv4: 1536 IPv6: 512		
マルチキャストルータレッグ マスク	1023	1023	1023
ECMP 数	最大 16	最大 16	最大 16
QoS (Quality of Service)とセキュリティ			
Egress キュー	各ポートに 8 つのキューを備え、 優先度ごとに 1 つのキュー		
仮想 Ingress キュー	各 Ingress ポートで優先度ごとに 1 つのキュー		
Ingress QoS 割り当てテーブルのエントリ数	1K	1K	1K
Egress QoS 割り当てテーブルのエントリ数	2K	2K	2K
VCAP IS2 に割り当てられたスーパーVCAP ブロックごとの Ingress セキュリティ適用(ACL)ルール数(312 ビット)	Max. 3K	Max. 3K	Max. 3K
Egress セキュリティ適用(ACL)ルール数(312 ビット)	512x (312 ビットルール)	512x (312 ビットルール)	512x (312 ビットルール)
TSN (Note 1)			
FRER コンパウンド ストリーム数	128	128	128
FRER メンバー ストリーム数	256	256	256
FRER シーケンス ジェネレータ数	1024	1024	1024
PSFP 最大 SDU フィルタ数	256	256	256
4 つのゲート制御エントリを持つ PSFP ストリームゲート数	256	256	256
PSFP ポリサー数	256	256	256
TAS ゲート制御リスト数(本番用 1 + 管理用 1)	60 (各ポートあたり 本番用 + 管理用)	60 (各ポートあたり 本番用 + 管理用)	60 (各ポートあたり 本番用 + 管理用)
全ゲート制御リストにまたがる TAS ゲート制御エントリの総数	3K	3K	3K

Note 1: LAN969xTSN/LAN969xRED のみ

図1-1: デバイスごとのSerDes帯域幅/ポート制限



LAN969X

各デバイスのポート構成例を表 1-3～表 1-5 に示します。これらの例は、利用可能な複数のインターフェイスに対して全体の最大 SerDes 帯域幅をどのように割り当て可能かを詳細に示しています。その他のポート構成に関する詳細は、対応するデータシートの「ポート番号と割り当て」セクションを参照してください。

表1-3: LAN9694のポート構成例

構成	SerDes 番号											合計 Ethernet ポート数 (最大 30)	合計 I/O 帯域幅 (最大 48 Gbps) [Gbps]
	0	1	2	3	4	5	6	7	8	9	RGMII		
4x 10G + 6x 1G + 2x RGMII	1x 1G	1x 1G	1x 1G	1x 1G	1x 1G	1x 1G	1x 10G	1x 10G	1x 10G	1x 10G	2x 1G	10	48
4x 1G + 24x 1G(多重化) + 2x RGMII	4x 1G	4x 1G	4x 1G	4x 1G	4x 1G	4x 1G	1x 1G	1x 1G	1x 1G	1x 1G	2x 1G	30	30
2x 10G + 26x 1G(多重化) + 2x RGMII	4x 1G	4x 1G	4x 1G	4x 1G	4x 1G	4x 1G	1x 1G	1x 1G	1x 10G	1x 10G	2x 1G	26	48
2x 10G + 8x 1G + 2x RGMII	1x 1G	1x 1G	1x 1G	1x 1G	1x 1G	1x 1G	1x 1G	1x 1G	1x 10G	1x 10G	2x 1G	12	30
10x 2.5G + 2x RGMII	1x 2.5G	1x 2.5G	1x 2.5G	1x 2.5G	1x 2.5G	1x 2.5G	1x 2.5G	1x 2.5G	1x 2.5G	1x 2.5G	2x 1G	12	27
2x 10G + 2x 5G(多重化) + 4x 2.5G(多重化) + 6x 1G + 2x RGMII	1x 1G	1x 1G	4x 2.5G	2x 5G	1x 1G	1x 1G	1x 1G	1x 1G	1x 10G	1x 10G	2x 1G	14	48
2x 10G + 2x 5G + 4x 2.5G + 2x 1G + 2x RGMII	1x 2.5G	1x 2.5G	1x 2.5G	1x 5G	1x 5G	1x 5G	1x 1G	1x 1G	1x 10G	1x 10G	2x 1G	12	44
6x 5G + 2x 5G(多重化) + 3x 1G + 2x RGMII	1x 5G	1x 5G	1x 5G	2x 5G	1x 5G	2x 1G	13	45					
8x 2.5G + 8x 2.5G(多重化) + 2x RGMII	1x 2.5G	1x 2.5G	4x 2.5G	1x 2.5G	4x 2.5G	1x 2.5G	2x 1G	18	42				

表1-4: LAN9696のポート構成例

構成	SerDes 番号											合計 Ethernet ポート数 (最大 30)	合計 I/O 帯域幅 (最大 66 Gbps) [Gbps]
	0	1	2	3	4	5	6	7	8	9	RGMII		
6x 10G + 4x 1G + 2x RGMII	1x 1G	1x 1G	1x 1G	1x 1G	1x 10G	1x 10G	1x 10G	1x 10G	1x 10G	1x 10G	2x 1G	12	66
4x 10G + 24x 1G(多重化) + 2x RGMII	4x 1G	4x 1G	4x 1G	4x 1G	4x 1G	4x 1G	1x 10G	1x 10G	1x 10G	1x 10G	2x 1G	30	66
4x 10G + 20x 1G(多重化) + 1x 1G + 2x RGMII	4x 1G	4x 1G	4x 1G	4x 1G	4x 1G	1x 1G	1x 10G	1x 10G	1x 10G	1x 10G	2x 1G	27	63
2x 10G + 4x 1G + 4x 5G(多重化) + 8x 2.5G(多重化) + 2x RGMII	1x 1G	1x 1G	4x 2.5G	2x 5G	4x 2.5G	2x 5G	1x 1G	1x 1G	1x 10G	1x 10G	2x 1G	20	66
2x 10G + 2x 1G + 4x 5G + 8x 2.5G(多重化) + 2x RGMII	1x 5G	1x 5G	4x 2.5G	1x 1G	4x 2.5G	1x 1G	1x 5G	1x 5G	1x 10G	1x 10G	2x 1G	18	64
2x 10G + 4x 5G + 4x 2.5G + 2x RGMII	1x 2.5G	1x 2.5G	1x 2.5G	1x 2.5G	1x 5G	1x 5G	1x 5G	1x 5G	1x 10G	1x 10G	2x 1G	12	52
8x 5G + 4x 5G(多重化) + 2x RGMII	1x 5G	1x 5G	1x 5G	2x 5G	1x 5G	2x 5G	1x 5G	1x 5G	1x 5G	1x 5G	2x 1G	14	62

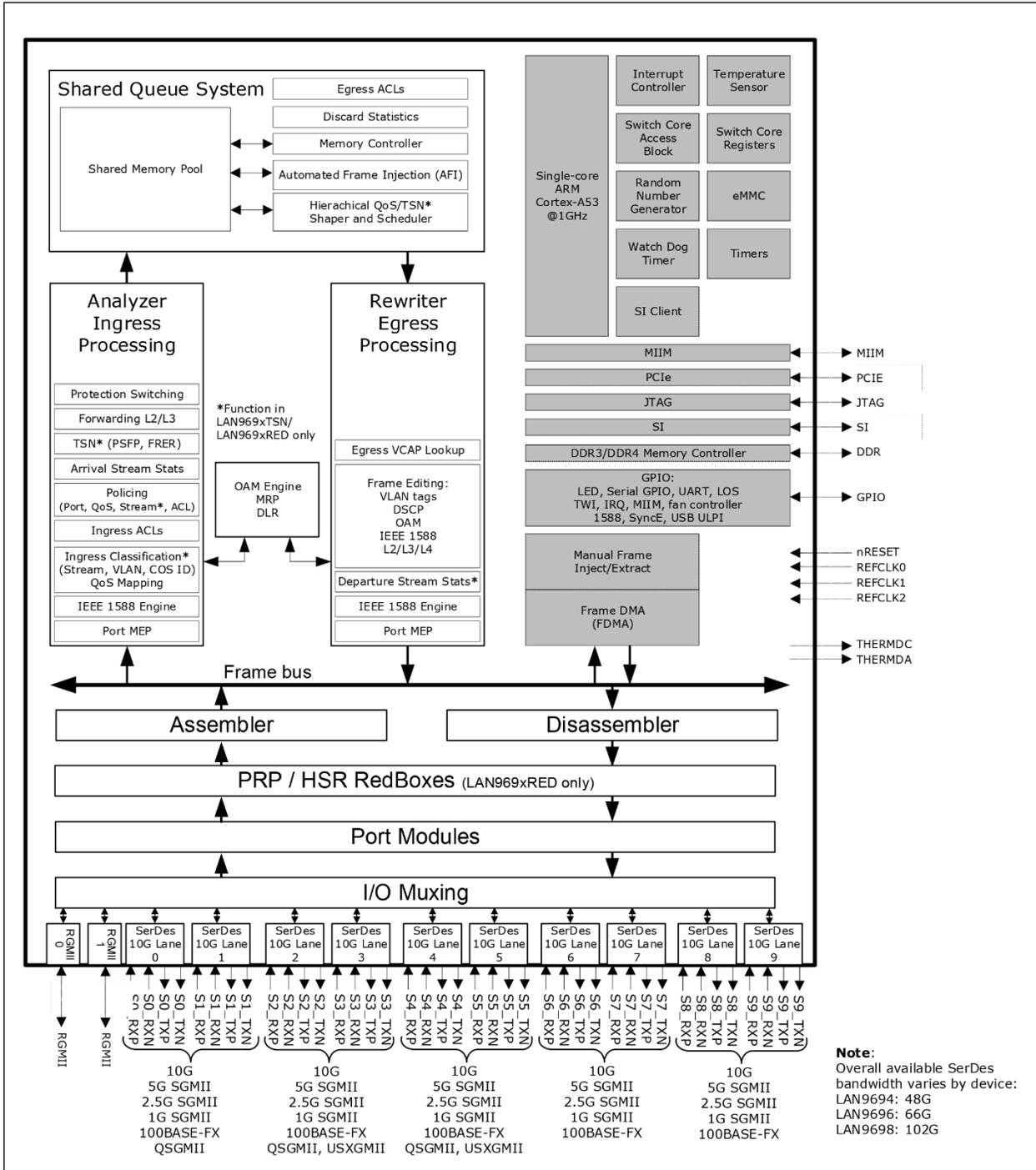
表1-5: LAN9698のポート構成例

構成	SerDes 番号											合計 Ethernet ポート数 (最大 30)	合計 I/O 帯域幅 (最大 102 Gbps) [Gbps]	
	0	1	2	3	4	5	6	7	8	9	RGMII			
10x 10G + 2x RGMII	1x 10G	1x 10G	1x 10G	1x 10G	1x 10G	1x 10G	1x 10G	1x 10G	1x 10G	1x 10G	1x 10G	2x 1G	12	102
6x 10G + 4x 5G(多重化) +8x 2.5G(多重化) + 2x RGMII	1x 10G	1x 10G	4x 2.5G	2x 5G	4x 2.5G	2x 5G	1x 10G	1x 10G	1x 10G	1x 10G	1x 10G	2x 1G	20	102
8x 10G + 2x 1G + 2x RGMII	1x 1G	1x 1G	1x 10G	1x 10G	1x 10G	1x 10G	1x 10G	1x 10G	1x 10G	1x 10G	1x 10G	2x 1G	12	84
4x 10G + 4x 5G(多重化) + 8x 2.5G(多重化) + 2x SGMII + 2x RGMII	1x 1G	1x 1G	4x 2.5G	2x 5G	4x 2.5G	2x 5G	1x 10G	1x 10G	1x 10G	1x 10G	1x 10G	2x 1G	20	84
4x 10G + 4x 5G + + 8x 2.5G(多重化) + 2x RGMII	1x 5G	1x 5G	4x 3.5G	1x 5G	4x 2.5G	1x 5G	1x 10G	1x 10G	1x 10G	1x 10G	1x 10G	2x 1G	18	82
4x 10G + 4x 5G(多重化) + 4x 2.5G + 2x RGMII	1x 2.5G	1x 2.5G	1x 2.5G	2x 5G	1x 2.5G	2x 5G	1x 10G	1x 10G	1x 10G	1x 10G	1x 10G	2x 1G	14	72

LAN969X

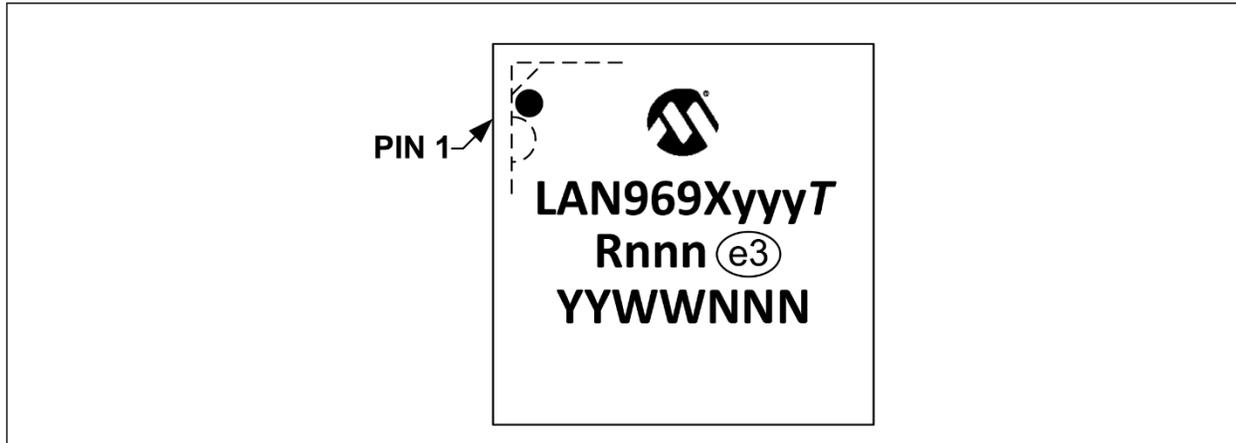
図 1-2 に、LAN969x の内部ブロック図を示します。

図1-2: LAN969Xの内部ブロック図



2.0 パッケージ情報

2.1 上面マーキング



凡例:

- X 製品 SKU の下 1 桁(4 = LAN9694、6 = LAN9696、8 = LAN9698)
- yyy ファミリオプション(空白 = 標準バージョン、TSN = TSN 対応、RED = TSN/RedBox/HSR/PRP 対応)
- T 仕様温度の識別子(v = 標準バージョンにおいて周囲温度 0°C~接合部温度 105°C、v = TSN および RED バージョンにおいて周囲温度-40°C~接合部温度 110°C)
- R 製品リビジョン
- nnn 内部コード
- e3 無光沢スズ(Sn)めっきの使用を示す鉛フリーの JEDEC[®]マーク
- YY 年コード(西暦の下 2 桁)
- WW 週コード(1 月 1 日の週が「01」)
- NNN 英数字のトレーサビリティコード

Note: Microchip社の製品番号が1行に収まりきらない場合は複数行を使います。その場合、お客様固有情報に使える文字数が制限されます。

LAN969X

2.2 パッケージの図面と寸法

Note: 最新のパッケージ図面については、以下のウェブページにある「Microchip Packaging Specification (Microchip社パッケージ仕様)」(<http://www.microchip.com/packaging>)を参照してください。

図2-1: 356-FCBGAパッケージ(図面)

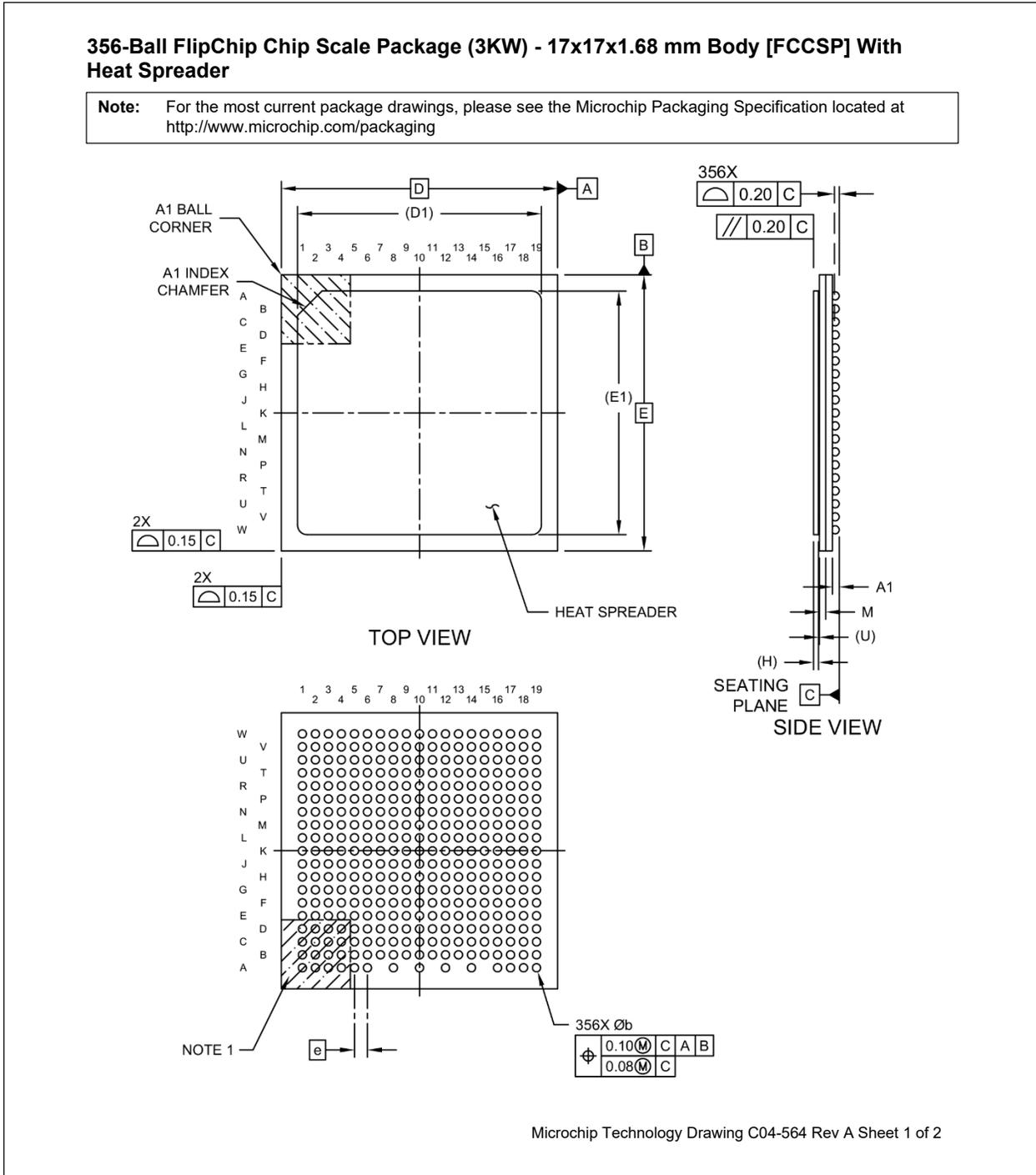
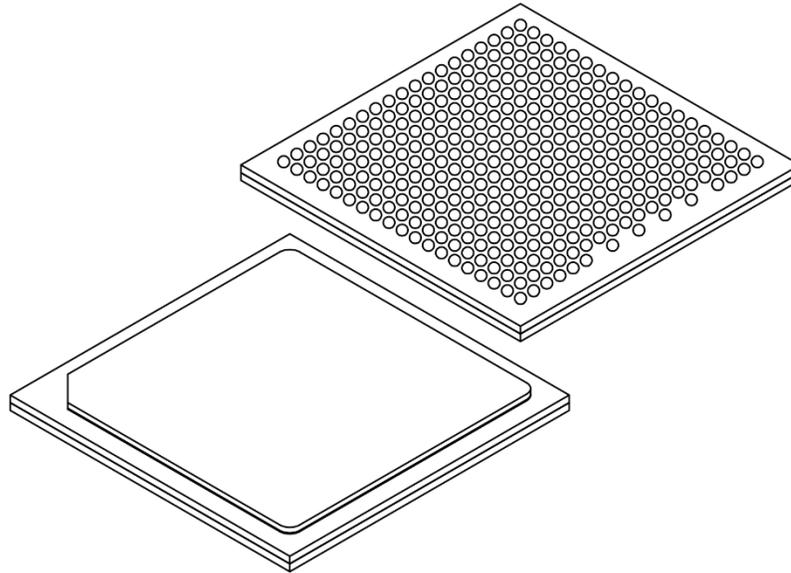


図2-2: 356-FCBGAパッケージ(寸法)

356-Ball FlipChip Chip Scale Package (3KW) - 17x17x1.68 mm Body [FCCSP] With Heat Spreader

Note: For the most current package drawings, please see the Microchip Packaging Specification located at <http://www.microchip.com/packaging>



Dimension Limits	Units	MILLIMETERS		
		MIN	NOM	MAX
Number of Terminals	N	356		
Pitch	e	0.80 BSC		
Overall Height	A	-	-	1.68
Ball Height	A1	0.37	0.42	0.47
Mold Cap Thickness	M	0.35	0.40	0.45
Head Spreader Attach Thickness	U	0.05 REF		
Heat Spreader Thickness	H	0.30 REF		
Overall Length	D	17.00 BSC		
Heat Spreader Length	D1	15.00 REF		
Overall Width	E	17.00 BSC		
Heat Spreader Width	E1	15.00 REF		
Ball Diameter	b	0.46	0.51	0.56

Notes:

- Pin 1 visual index feature may vary, but must be located within the hatched area.
- Dimensioning and tolerancing per ASME Y14.5M
 BSC: Basic Dimension. Theoretically exact value shown without tolerances.
 REF: Reference Dimension, usually without tolerance, for information purposes only.

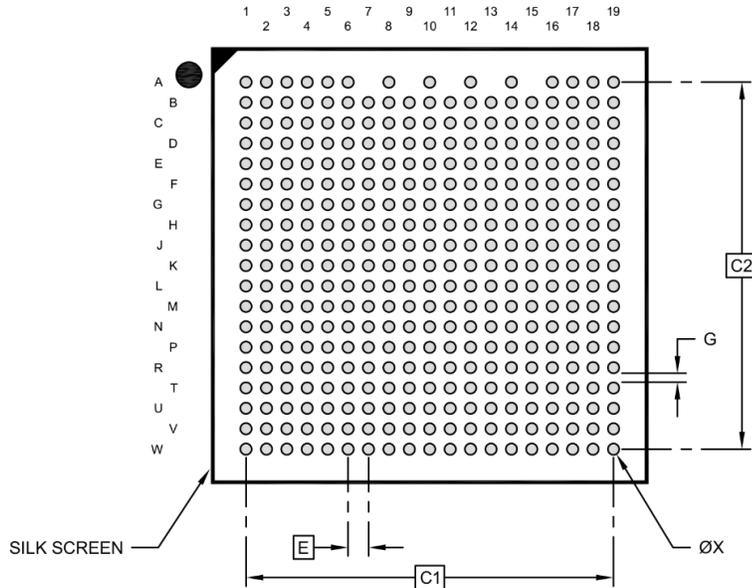
Microchip Technology Drawing C04-564 Rev A Sheet 2 of 2

LAN969X

図2-3: 356-FCBGAパッケージ (ランドパターン)

356-Ball FlipChip Chip Scale Package (3KW) - 17x17x1.68 mm Body [FCCSP] With Heat Spreader

Note: For the most current package drawings, please see the Microchip Packaging Specification located at <http://www.microchip.com/packaging>



RECOMMENDED LAND PATTERN

Dimension Limits	Units	MILLIMETERS		
		MIN	NOM	MAX
Contact Pitch	E		0.80 BSC	
Contact Pad Spacing	C1		14.40 BSC	
Contact Pad Spacing	C2		14.40 BSC	
Contact Pad Width (Xnn)	X			0.45
Contact Pad to Contact Pad (Xnn)	G	0.35		

Notes:

1. Dimensioning and tolerancing per ASME Y14.5M

BSC: Basic Dimension. Theoretically exact value shown without tolerances.

Microchip Technology Drawing C04-2564 Rev A

補遺 A: 改訂履歴

表 A-1: 改訂履歴

リビジョンレベルと日付	項目	改訂内容
DS00004862D (05-05-25)	本書全体	文書テンプレートを更新しました。
DS00004862C (11-01-24)	—	<ul style="list-style-type: none"> 「ピンの説明」セクションを削除しました。このデバイスのピンの最新情報は、対応するデータシートをご覧ください。
	主な利点	<ul style="list-style-type: none"> 「管理」の箇条書き項目で、SDRAM を 8 GB から 2 GB に更新しました。
	対象範囲: 特長、主な利点	<ul style="list-style-type: none"> 以下の車載グレードのみの機能に関する箇条書きを削除しました。 <ul style="list-style-type: none"> - 機能安全対応 - 関連資料には安全マニュアルと FMEDA カリキュレータが含まれる(要望に応じて提供)
	本書全体	<ul style="list-style-type: none"> 最大帯域幅の仕様を 46G から 48G に更新しました。変更は LAN9694 のデバイスにのみ適用されます。
DS00004862B (04-17-24)	—	<ul style="list-style-type: none"> ピンの説明、ご注文に関する情報を更新し、上面マーキングを追加しました。
DS00004862A (01-03-23)	本書全体	初版

LAN969X

製品識別システム

ご注文や製品の価格、納期につきましては弊社または正規代理店にお問い合わせください。

製品番号	[X]	-	[X]	/	XXX	例:
デバイス	オプション		温度レンジ		パッケージ	
デバイス:	LAN9694 = 46G Ethernet スイッチ LAN9696 = 66G Ethernet スイッチ LAN9698 = 102G Ethernet スイッチ					a) LAN9694-V/3KW 46G、356 ピン FCBGA
オプション:	空欄 = 標準品(TSN/RED 機能なし) TSN = TSN 機能セット RED = TSN および冗長化(HSR/PRP)機能セット					b) LAN9694TSN-V/3KW 46G、TSN、356 ピン FCBGA c) LAN9694RED-V/3KW 46G、TSN/RED、356 ピン FCBGA
温度レンジ:	V = 周囲温度 0°C~接合部温度+105°C (標準バージョン) V = 周囲温度-40°C~接合部温度+110°C (TSN/RED バージョン)					d) LAN9696-V/3KW 66G、356 ピン FCBGA e) LAN9696TSN-V/3KW 66G、TSN、356 ピン FCBGA
パッケージ:	3KW = 356 ピン FCBGA (17 x 17 mm)					f) LAN9696RED-V/3KW 66G、TSN/RED、356 ピン FCBGA g) LAN9698-V/3KW 102G、356 ピン FCBGA h) LAN9698TSN-V/3KW 102G、TSN、356 ピン FCBGA i) LAN9698RED-V/3KW 102G、TSN/RED、356 ピン FCBGA

Microchip 社ウェブサイト

Microchip 社は、ウェブサイト(www.microchip.com)でオンライン サポートを提供しています。当ウェブサイトでは、お客様に役立つ情報やファイルを提供しています。インターネット ブラウザから以下の内容をご覧になれます。

- **製品サポート** - データシートとエラッタ、アプリケーション ノートとサンプル プログラム、設計リソース、ユーザーガイドとハードウェア サポート文書、最新のソフトウェアと過去のソフトウェア
- **技術サポート** - FAQ(よく寄せられる質問)、技術サポートのご依頼、オンライン ディスカッション グループ、Microchip 社のコンサルタント プログラムおよびメンバーリスト
- **ご注文とお問い合わせ** - 製品セレクトと注文ガイド、最新プレスリリース、セミナー/イベントの一覧、お問い合わせ先(営業所/正規代理店)の一覧

お客様向け変更通知サービス

Microchip 社のお客様向け変更通知サービスは、お客様に Microchip 社製品の最新情報をお届けするサービスです。ご興味のある製品ファミリまたは開発ツールに関連する変更、更新、エラッタ情報をいち早くメールでお知らせします。

Microchip 社のウェブサイト(www.microchip.com)にアクセスし、[Support]の[Product Change Notification]からご登録ください。

お客様サポート

Microchip 社製品をお使いのお客様は、以下のチャンネルからサポートをご利用頂けます。

- 正規代理店
- 技術サポート

サポートは正規代理店にお問い合わせください。本書の最後のページに各国の営業所の一覧を記載しています。

技術サポートは以下のウェブページからもご利用頂けます: <http://microchip.com/support>

Microchip 社の情報

商標

「Microchip」社の名称とロゴ、「M」のロゴ、およびその他の名称、ロゴ、ブランドは、米国およびその他の国における Microchip Technology Incorporated またはその関連会社および/または子会社の登録商標および未登録商標です(「Microchip 社の商標」)。「Microchip 社の商標」に関する情報は <https://www.microchip.com/en-us/about/legal-information/microchip-trademarks> に記載されています。

ISBN: 979-8-3371-1312-8

法律上の注意点

本書および本書に記載されている情報は、Microchip 社製品を設計、テスト、お客様のアプリケーションと統合する目的を含め、Microchip 社製品に対してのみ使う事ができます。それ以外の方法でこの情報を使う事はこれらの条項に違反します。デバイス アプリケーションの情報は、ユーザーの便宜のためにのみ提供されるものであり、更新によって変更となる事があります。お客様のアプリケーションが仕様を満たす事を保証する責任は、お客様にあります。その他のサポートは Microchip 社正規代理店にお問い合わせ頂くか、<https://www.microchip.com/en-us/support/design-help/client-support-services> をご覧ください。

Microchip 社は本書の情報を「現状のまま」で提供しています。Microchip 社は明示的、暗黙的、書面、口頭、法定のいずれであるかを問わず、本書に記載されている情報に関して、非侵害性、商品性、特定目的への適合性の暗黙的保証、または状態、品質、性能に関する保証をはじめとするいかなる類の表明も保証も行いません。

いかなる場合も Microchip 社は、本情報またはその使用に関連する間接的、特殊的、懲罰的、偶発的または必然的損失、損害、費用、経費のいかににかかわらず、また Microchip 社がそのような損害が生じる可能性について報告を受けていた場合あるいは損害が予測可能であった場合でも、一切の責任を負いません。法律で認められる最大限の範囲を適用しようとも、本情報またはその使用に関連する一切の申し立てに対する Microchip 社の責任限度額は、使用者が当該情報に関連して Microchip 社に直接支払った額を超えません。

Microchip 社の明示的な書面による承認なしに、生命維持装置あるいは生命安全用途に Microchip 社の製品を使う事は全て購入者のリスクとし、また購入者はこれによって発生したあらゆる損害、クレーム、訴訟、費用に関して、Microchip 社は擁護され、免責され、損害をうけない事に同意するものとします。特に明記しない場合、暗黙的あるいは明示的を問わず、Microchip 社が知的財産権を保有しているライセンスは一切譲渡されません。

Microchip 社のデバイスコード保護機能

Microchip 社製品のコード保護機能について以下の点にご注意ください。

- Microchip 社製品は、該当する Microchip 社データシートに記載の仕様を満たしています。
- Microchip 社では、通常の条件ならびに動作仕様書の仕様に従って使った場合、Microchip 社製品のセキュリティ レベルは、現在市場に流通している同種製品の中でも最も高度であると考えています。
- Microchip 社はその知的財産権を重視し、積極的に保護しています。Microchip 社製品のコード保護機能の侵害は固く禁じられており、デジタル ミレニアム著作権法に違反します。
- Microchip 社を含む全ての半導体メーカーで、自社のコードのセキュリティを完全に保証できる企業はありません。コード保護機能とは、Microchip 社が製品を「解読不能」として保証するものではありません。コード保護機能は常に進化しています。Microchip 社では、常に製品のコード保護機能の改善に取り組んでいます。