



May 2022

Microchip社のSpace BriefニュースレターEdition 36へようこそ。Space Briefは宇宙産業に携わる設計エンジニア、設計マネージャ、システム エンジニア、システム設計者、コンポーネント エンジニア、放射線研究者、プログラム マネージャの皆様Microchip社の放射線耐性強化製品の最新情報をお届けする季刊ニュースレターです。Space Briefは新製品情報、最新の認証試験および放射線耐性試験結果、顧客通知情報へのリンク、Microchip社が参加予定のワークショップおよびカンファレンス情報等を提供します。

Space Briefを職場で回覧し、[こちら](#)から登録すればこのニュースレターを3ヶ月ごとに直接メールで受け取れる事を教えてあげてください。

Ken O'Neill, Editor

ご質問はken.oneill@microchip.comにお寄せください。

目次

耐放射線(RT) FPGA向けメカニカル サンプルの紹介.....	2
VSC8540RTおよびVSC8541RT Ethernetトランシーバ向けに最適化リファレンス クロックについて	3
SST26LF064RT COTS 64 Mbit耐放射線Serial Quad I/O™フラッシュ デバイスメモリ	4
MathWorks®社製ツールを使ったMicrochip SoC FPGA向け統合IPコア生成ワークフロー.....	4
ミクスト シグナル、耐放射線強化、RHBD (Rad-Hard-by-Design)モータ コントローラのプラスチック パッケージ品の提供を開始	5
Nチャンネル パワーMOSFETの信頼性の向上	6
イベント	7
Space Forumの最新情報	8

製品ニュース

耐放射線(RT) FPGA向けメカニカル サンプルの紹介

Microchip社製耐放射線(RT) FPGAのCQFP (Ceramic Quad Flat Pack)パッケージのメカニカル サンプルのご注文が可能となりました。このサンプルにより、製品に組み込んだ状態でのパッケージの評価(通常、リードのトリムおよびフォームを含む)と、基板の組み立ておよび検査の評価ができます。下の表に、各メカニカル サンプルの製品番号と、それらをサポートするデバイスの一覧を示します。各サンプルのパッケージ ボディサイズは、リスト内で対応するデバイスファミリのサイズと同じです。各パッケージのリードサイズは、リストに記載したデバイスファミリのリードサイズと異なる場合があります。これは、1つのパッケージで複数のデバイスファミリをサポートできるよう、各パッケージ向けに最大のリードサイズを選定しているためです。

Microchip社製RT FPGAのCCGA (Ceramic Column Grid Array)およびCLGA (Ceramic Land Grid Array)パッケージでの基板アセンブリの検証には、デジチェーン パッケージが使えます。デジチェーン パッケージでは隣接するピンが2本ずつ互いに接続されており、パッケージの1つのピンに接続した信号をパッケージの全てのピンを経由して流す事ができます。この方法により、実装基板と全てのピンの間の導通(インピーダンス)を検査できます。詳細は、RT FPGAファミリ向けデジチェーン パッケージ ユーザガイドを参照してください。

FPGA Mechanical Samples for CQFP Device	Supported Devices
MECH-SAMPLE-CQ208HS	RTSX72SU
MECH-SAMPLE-CQ208NHS	RTSX32SU, RTAX250S
MECH-SAMPLE-CQ256HS	RTSX72SU
MECH-SAMPLE-CQ256NHS	RTSX32SU, RTAX2000S, RT3PE600L, RT3PE3000L
MECH-SAMPLE-CQ352BB	RT4G150
MECH-SAMPLE-CQ352TB	RTAX250S, RTAX1000S, RTAX2000S, RTAX4000S, RTAX2000D, RTAX4000D
MECH-SAMPLE-CQ84	RTSX32SU
FPGA Daisy Chain Packages for CCGA and CLGA Devices	Supported Devices
CG1152_DAISSY_CHAIN	RTAX2000S
CG1272_DAISSY_CHAIN	RTAX4000S
CG1509_DAISSY_CHAIN	RTPF500
CG1657_DAISSY_CHAIN	RT4G150
CG484_DAISSY_CHAIN	RT3PE600L, RT3PE3000L
CG624_DAISSY_CHAIN_SIX	RTSX72SU, RTAX250S, RTAX1000S, RTAX2000S
CG896_DAISSY_CHAIN	RT3PE600L, RT3PE3000L
FC1657_DAISSY_CHAIN	RT4G150
FCG1657_DAISSY_CHAIN	RT4G150
LG1152_DAISSY_CHAIN	RTAX2000S
LG1272_DAISSY_CHAIN	RTAX4000S
LG1657_DAISSY_CHAIN	RT4G150
LG484_DAISSY_CHAIN	RT3PE600L, RT3PE3000L
LG624_DAISSY_CHAIN-1	RTSX72SU, RTAX250S, RTAX1000S, RTAX2000S
LG1509_DAISSY_CHAIN	RTPF500
LG896_DAISSY_CHAIN	RT3PE600L, RT3PE3000L

RT FPGAメカニカル サンプルに関するお問い合わせまたはご意見は、Minh.Nguyen@microchip.comにお寄せください。

VSC8540RTおよびVSC8541RT Ethernetトランシーバ向けに最適なリファレンス クロックについて

弊社のアプリケーション ノート [AN3503](#) には、VSC8540RTおよびVSC8541RT耐放射線(RT) Ethernet PHY向け参照クロック(REFCLK)としてキャラクターライズされたVectron®高信頼性(Hi-Rel)クロック源の仕様とカスタム製品番号が記載されています。VSC854(x) RT PHY向けの周波数源には、これらのクロックのみを推奨します。他メーカーの製品にも仕様を満たす物があるかもしれませんが、それらは弊社のリファレンス デザイン向けに承認されたデバイスではありません。他メーカーのオシレータを使う場合、お客様が独自にそれらのオシレータの適合性を評価する必要があります。VSC854(x) RT REFCLKレシーバ向けに推奨するVectronスペースグレード クロック オシレータを表1-1に示します。

VSC854(x) RTシリーズは、25 MHz水晶振動子(Xtal1ピンとXtal2ピンの間に接続)またはCMOSクロック オシレータ(Xtal1ピンに接続)が使える内蔵オシレータを備えています。アプリケーション ノートAN3503にはCMOSクロック オシレータのみを記載しています。要件の詳細は、VSC854(x) RTデータシート内の項目8.4.1を参照してください。VSC854(x) RT PHYは25 MHz、50 MHz、125 MHzの周波数に対応し、4通りのPHY信頼性レベルが選べます。PHYの信頼性レベルに対応した信頼性レベルを持つREFCLKを選択する必要があります。表1-1に、周波数と信頼性レベルが異なる12通りのPHY/オシレータの組み合わせを示します。

PHY Model	Reliability Level	REFCLK Frequency (MHz)	Oscillator Specification 1	Oscillator Model Number 1	Oscillator Supply Voltage (V)	Termination Circuit
VSC854(x)WZBRT-E	Prototype (-E)	25	OS-68338/PX-709	PX-709-0025-25M0000000	3.3	Figure 1
VSC854(x)WZBRT-MQ	QML-Q	25	OS-68338/PX-709	PX-709-0026-25M0000000	3.3	Figure 1
VSC854(x)WZBRT-SV	QML-V	25	OS-68338/PX-709	PX-709-0027-25M0000000	3.3	Figure 1
VSC854(x)XMVRT-HP	Hirel Plastic (-HP)	25	OS-68338/PX-709	PX-709-0028-25M0000000	3.3	Figure 1
VSC854(x)WZBRT-E	Prototype (-E)	50	OS-68338/PX-709	PX-709-0029-50M0000000	3.3	Figure 1
VSC854(x)WZBRT-MQ	QML-Q	50	OS-68338/PX-709	PX-709-0030-50M0000000	3.3	Figure 1
VSC854(x)WZBRT-SV	QML-V	50	OS-68338/PX-709	PX-709-0031-50M0000000	3.3	Figure 1
VSC854(x)XMVRT-HP	Hirel Plastic (-HP)	50	OS-68338/PX-709	PX-709-0032-50M0000000	3.3	Figure 1
VSC854(x)WZBRT-E	Prototype (-E)	125	DOC204900/PX-489	PX-489-0059-125M0000000	2.5	directly coupled
VSC854(x)WZBRT-MQ	QML-Q	125	DOC204900/PX-489	PX-489-0060-125M0000000	2.5	directly coupled
VSC854(x)WZBRT-SV	QML-V	125	DOC204900/PX-489	PX-489-0061-125M0000000	2.5	directly coupled
VSC854(x)XMVRT-HP	Hirel Plastic (-HP)	125	DOC204900/PX-489	PX-489-0062-125M0000000	2.5	directly coupled

表1-1: 推奨するVectron®高信頼性オシレータ(REFCLK周波数: 25/50/125 MHz)

Note: 表1-1内のPX-709モデルは、OS-68338仕様に基づく1157シリーズ オシレータのカスタム バージョンです。PX-489モデルは、DOC204900仕様に基づく1403シリーズ オシレータのカスタム バージョンです。

表1-1の組み合わせは、VSC854(x) RTデータシートの項目8.4.1の要件と要求される信頼性レベルの両方を満たす最も小型で対費用効果の高いソリューションです。これらのオシレータは、OS-68338またはDOC204900オシレータの標準品から設計または試験仕様が小変更されたカスタム品です。これらの変更は、REFCLK要件を満たすために必要でした。アプリケーション ノートAN3503のTable 1-2には、これらの製品番号の定義を記載しています。この表内のPX-709シリーズ オシレータは、オシレータとVSC854(x) RTの間に終端回路を必要とします(AN3503のFigure 1-1参照)。この回路には以下の抵抗値を推奨します。R1 = 220 Ω±5%、R2 = 75 Ω±5%

これらの値はVSC854(x) RTデータシートの値と異なりますが、REFCLK入力仕様に完全に準拠しています。PX-489シリーズ オシレータはREFCLK入力に直接接続できます。

詳細はScott Murphy (Microchip社、Vectronオシレータ製品部門、宇宙およびHi-Rel製品ライン マネージャ)にお問い合わせください:
scott.murphy@microchip.com.

SST26LF064RT COTS 64 Mbit耐放射線Serial Quad I/O™フラッシュ デバイスメモリ

Microchip社は、過酷な航空宇宙および防衛システム環境向けに、64 Mbit Serial Quad I/O™フラッシュ デバイスを備えたCOTSベースの耐放射線 (RT) SuperFlash® デバイス ファミリの拡充を図っています。SST26LF064RT SuperFlash® デバイスは、各種宇宙アプリケーションにおける64 Mbit Serial Quad I/Oフラッシュ デバイスメモリ ソリューションに、市場でトップクラスのTID性能を提供します。本デバイスは、低軌道衛星 (LEO)等の過酷な放射線環境でシステムの動作を維持するために不可欠なソフトウェア コードまたはビットストリームを外付けフラッシュメモリに保存する必要がある宇宙アプリケーションに理想的なソリューションを提供します。

SST26LF064RT NOR フラッシュメモリは、Microchip 社独自のSuperFlashテクノロジーを採用しています。SuperFlashテクノロジーは、酸化膜の厚みを増してプロセスの堅牢性を高める事で欠陥の影響を大幅に低減する弊社独自のスプリットゲート セル アーキテクチャを採用しており、通常のスタックゲート型フラッシュに比べて優れたデータ保持性と信頼性を提供します。フラッシュが通電されて動作中であっても高いTID性能を維持するため、複雑で高コストの電源管理スイッチングは不要となります。産業用アプリケーションでの実績を基に、弊社はRT SuperFlashテクノロジーを、フライトモデルで利用可能なスペースグレードの64 Mbit SST38LF6401RTデバイスを備えたパラレル インターフェイス ソリューションとして提供します。SST26LF064RT製品では、Serial Quad I/Oフラッシュ デバイス64 Mbitメモリ オプションも選べます。

高いラッチアップ耐性(最大78 MeV.cm²/mg)を有し、たとえフラッシュがバイアスされて動作中であっても高いTID耐性(最大 50 krad (Si))を達成可能なSST26LF064RTは、幅広い宇宙アプリケーション (人工衛星向けのオンボード コンピュータおよびモータ/センサ/ソーラパネル/配電用の各種コントローラ)において信頼性の高いシステム動作を可能にします。

弊社はSST26LF064RTフラッシュメモリのセラミック バージョンのサンプルを提供しています。また、これをサポートする文書として、シリアル64 Mbit SuperFlashデバイスをスペースグレードSRAMベースFPGAと組み合わせて使用する方法を記載したアプリケーション ノートも提供しています。弊社のパラレル フラッシュメモリと同様に、Serial Quad I/Oフラッシュ デバイスメモリ オプションもFPGAおよびその他のMicrochip社ソリューション(Arm® Cortex®-M7ベースのSAMRH707放射線耐性強化(Rad-Hard)マイクロコントローラ (MCU)等)と組み合わせてコンフィギュレーション メモリとして使う事もできます。動作電圧レンジは3.0~3.6 Vです。

SST26LF064RT 64 Mbit耐放射線Serial Quad I/O™フラッシュ デバイスメモリのご注文時の製品番号は以下の通りです。

- SST26LF064-80-RT/HHB-E Ceramic prototype

セラミック認証済みフライトモデル (スクリーニング フローはQMLQまたはQMLVと等価)の提供を2022年後半に開始する予定です。また、New Spaceアプリケーション向けの大量需要に対応するHi-Relプラスチック認証済みバージョン

も、同時期に提供を開始する予定です。詳細は[SST26LF064RT製品ページ](#)をご覧ください。

SST38LF6401RT 64 Mbit耐放射線パラレル フラッシュメモリのご注文時の製品番号は以下の通りです。

- SST38LF6401-90-RT/3YB-E ceramic prototype
- SST38LF6401-90-RT/3YB-MQ QML-Q equivalent
- SST38LF6401-90-RT/3YB-SV QML-V equivalent
- SST38LF6401-90-RT/TV-HP hi-rel plastic

詳細は[SST38LF6401RT製品ページ](#)をご覧ください。

MathWorks®社製ツールを使ったMicrochip SoC FPGA向け統合IPコア生成ワークフロー

Microchip社の[PolarFire® SoC](#)ファミリFPGA向けに、最新のMATLAB® R2022Aリリースを使ったIPコア生成ワークフローを紹介いたします。

統合IPコア生成ワークフローは、[Libero® SoC Design Suite](#)によってサポートされるAXI4インターフェイスに準拠し、Libero SoCデザインツールを使って弊社製SoC FPGAにカスタムIPコアを統合します。このワークフローは、弊社の[PolarFire SoC Icicleキットの製品ページ](#)で紹介しています。

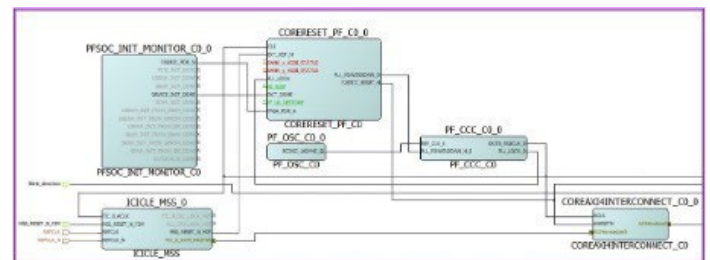
IPコア生成ワークフローは、HDL (Hardware Description Language) Coderサポート パッケージによって可能になります。

HDLWA (HDL Workflow Advisor)の支援により、アルゴリズムI/Oを内蔵インターフェイスにマッピングします。

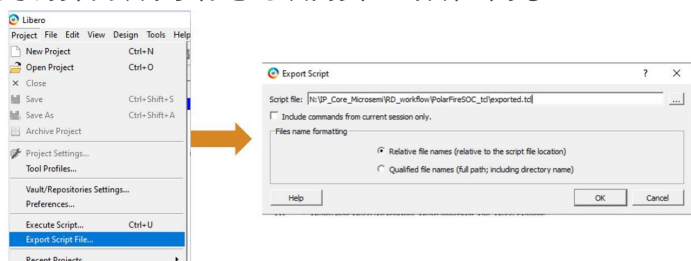
HDLWAはHDLコード(VHDL (VHSIC Hardware Description Language)とVerilogを含む)を生成し、生成したHDLコードを自動的に合成して弊社のSoC FPGA上で展開可能なビットストリーム ファイルを生成します。これらは全てバックエンドで実行されるLibero SoC Design Suiteにより支援されます。

Libero SoC Design Suite向けリファレンス デザインIPコア生成ワークフローは、以下の手順で実行できます。

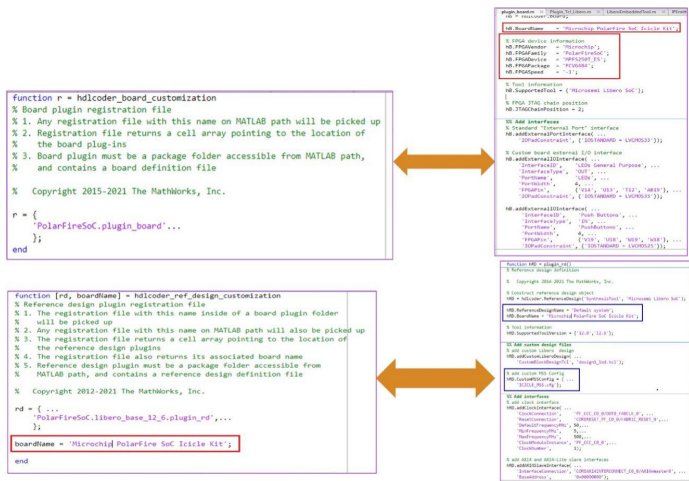
1. Liberoツール(block design)から「リファレンス デザイン」を作成する



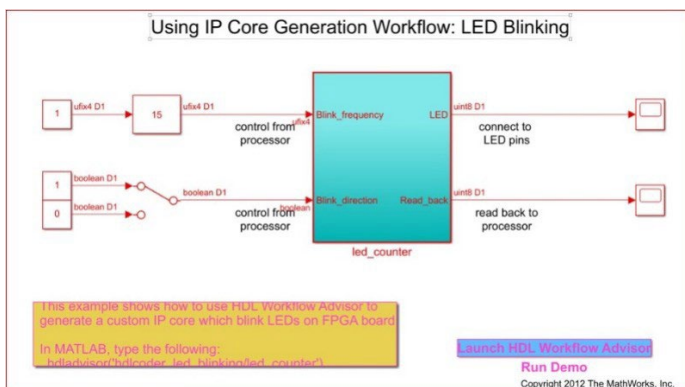
2. そのリファレンス デザインをTCLスクリプトへエクスポートする



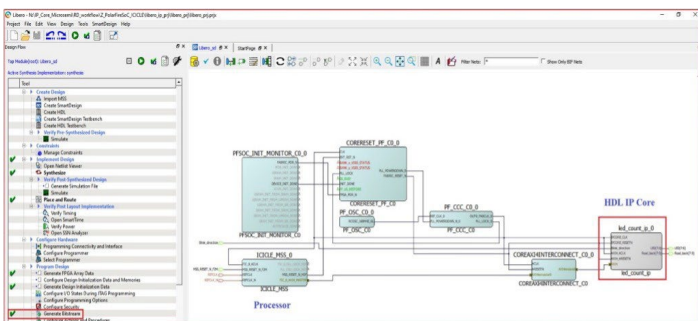
3. 必要なプラグイン ファイルを追加する



4. Simulink®モデルからIPコアを作成し、リファレンス デザインに挿入し、LiberoツールのSmartDesign向けのFPGAビットストリームを生成する



5. Libero SoC Design Suite内のデザインと生成したIPコアを統合する



このワークフローを実行するには、以下のソフトウェア ツールが必要です。

- [Libero SoC Design Suite v12.6](#)
- [PolarFire SoC向けハードウェア サポート パッケージ](#)
 - このパッケージにはMATLAB®内でメニューをAdd On > Get Hardware Support Packageと選択する事によりアクセスできます。

MathWorks社のツール

- MATLAB
- Simulink
- HDL Coder
- HDL Verifier
- Fixed-Point Designer
- MATLAB Coder
- Embedded Coder

これらのソフトウェア ツールに加えて、以下のハードウェアが必要です。

- [Our PolarFire SoC Icicle Kit Development Kit](#)
- Ethernetケーブル
- USB JTAG ケーブル (PolarFire SoC Icicle Kitをプログラミングするために必要)

ハードウェア サポート パッケージは自動的に弊社の[PolarFire SoC Icicle Kit](#)開発キットを統合します。

ツールをインストールした後に、MATLAB内でLiberoツールのパスを設定する必要があります。これを行うには、MATLABプロンプトから「hdlsetuptoolpath」コマンドを呼び出してLiberoソフトウェア インストーラへのパスを設定します。

MathWorks社のIPコア生成ワークフローは、Microchip社のAccelerate Ecosystemにより可能となります。このワークフローを活用する事で、弊社製FPGAを以下を含む幅広いアプリケーションで理想的に使う事ができます。[防衛およびセキュリティ市場](#)、[モータ制御](#)および[デジタル信号処理](#)、[軍用通信](#)、[Smart Embedded Vision](#) および制御システム

詳細はPuneet.Kumar@microchip.comにお問い合わせください。

ミクスト シグナル、耐放射線強化、RHBD (Rad-Hard-by-Design)モータコントローラのプラスチック パッケージ品の提供を開始

Microchip社はミクストシグナルRHBD (Rad-Hard-by-Design) ICのプラスチック パッケージ品の提供を開始しました。弊社製LX7720モータコントローラの160ピン プラスチックQuad Flatpackパッケージ品が入手可能です。このパッケージ オプションは現在認証手続き中であり、先行量産認証向けにご購入いただけます。このプラスチック オプションは削減した(または「Sub-QML」の)スクリーニング フローを提供し、軍用温度レンジ(-55~+125 °C)で動作可能です。本デバイスはJEDEC規格の認証を取得する予定であり、各種スクリーニング手順(バーニン、寿命試験、DPA等)を不要とするため、最高水準のQML Vフロー認証デバイスに比べてコストを80~90%削減できます。

弊社は、LX7720MLFの160ピン プラスチックQuad Flatpackパッケージ

ジのサンプルを提供中です。また、プラスチック パッケージを使ったデバイスのお客様による評価をサポートするため、LX7720MLF-EVBも提供しています。LX7720モータ コントローラに続き、LX7730テレメトリ コントローラとLX7712高電圧プログラマブル電流リミッタも、順次160ピン プラスチック Quad Flatpackパッケージで提供を開始する予定です。

宇宙アプリケーション向けミクストシグナルICの詳細は、[耐放射線強化ミクストシグナルICの製品ページ](#)をご覧ください。LX7720モータ コントローラの詳細は[こちら](#)でご覧になれます。

Nチャンネル パワー-MOSFETの信頼性の向上

NチャンネルDMOSパワー-MOSFETのシングルイベント効果(SEE)に対する脆弱性は議論的になってきました。Microchip社はJANSR2N7593U3 250V/12A および JANSR2N7589U3 150V/19A NチャンネルMOSFET (MIL-PRF-19500/746)のリリースにより、市場に新しいレベルの信頼性をもたらします。これらの改良型MOSFETは弊社の最先端生産設備(Colorado Springs工場、米国コロラド州)で製造され、環境がより過酷なGEO (静止軌道)およびMEO (中軌道)ミッションならびにLEO (低軌道)およびNew Spaceアプリケーションをターゲットとしています。

以下では、MOSFET設計の最近の改良によって得られた効果を明らかにするため、最悪SEE条件に注目します。これらの強化されたNチャンネルMOSFETでは、最悪SEE条件は最大ブロッキング電圧と最大負極性ゲートバイアスで発生します。最も一般的な障害メカニズムはSEGRです。Slash Sheetは、より低いブラッグピークを持つ重イオンに対して大きくデレーティングしますが、最悪条件SEGR性能はブラッグピークがEPI境界にある時に発生します。大部分のデバイスでは、これは20~50 μm の範囲内です。この最悪条件SEGR性能を達成するには、イオン ビームエネルギーを調整/検証する必要があります。以下に示す2つのグラフは、従来のJANSR2N7593USソリューションと新しいJANSR7593U3ソリューションの違いを顕著に示しています。

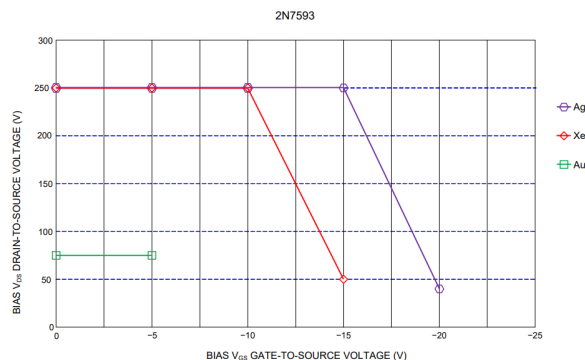


図1: 既存のMIL-PRF-19500/746 JANSR2N7593U3デバイスのデータ

図1は、従来の250 Vソリューションにおける大幅なデレーティング(金(Au)試験に対して75 Vの V_{ds} を要求)を示しています。

これに対し、図2の弊社製JANSR2N7593U3はデレーティングを要求しません。

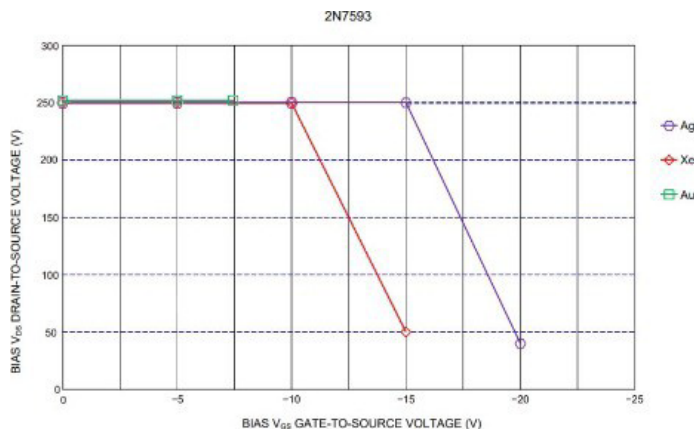


図2: Microchip社製JANSR2N7593U3のデータ

条件の厳しいミッション(特に有人ミッション)は、MOSFETに対して非常に高い信頼性と放射線耐性を要求します。弊社の改良型 MIL-PRF-19500/746 MOSFETにより、MIL-PRF-19500/746 要件を上回る信頼性を達成できます。プラスチック パッケージを採用した場合またはさらなるコスト低減のために削減されたスクリーニング フローで提供される場合、これらの新しいデバイスは New Space アプリケーションおよび短期フライト向けにも理想的に使用します。

詳細はjim.lecare@microchip.comにお問い合わせください。

イベント

世界的なコロナ禍により開催が見送られてきた多くの展示会やイベントが、対面形式で再び開催されます。以下では、宇宙産業関連のお客様向けに推奨するイベントを紹介します。以下は、Microchip社が参加を予定しているカンファレンスとワークショップの一覧です。これらのイベントに是非ご参加ください。また、展示ブースでお会いできます事を楽しみにしております。これらのイベントを見逃さないよう、弊社の月刊グローバル ニュースレターをご購読ください。

<https://page.microchip.com/Subscribe-for-Event-Bytes.html>

Name of Event	Date	Location	Exhibiting	Presenting	Details
Paris Space Week 2022	March 14-15, 2022	Paris, France	Yes	No	https://www.paris-space-week.com/
Space Parts Working Group	May 2-5, 2022	Virtual	No	Yes	https://aerospace.org/events/spwg
SEE Symposium/MAPLD	May 15-19, 2022	La Jolla, CA, USA	Yes	No	https://www.seemapld.org/
4S Symposium/Small Satellites System and Services	May 16-20, 2022	Villamoura, Portugal	Yes	No	https://atpi.eventsair.com/QuickEventWebsitePortal/4s2020/4s
MATLAB® Expo	May 17-18, 2022	Virtual	No	Yes	https://www.matlabexpo.com/online/2022.html
DASIA 2022	May 17 – 19, 2022	Virtual	No	Yes	https://eurospace.org/conferences-events/ http://eurospace.org/dasia-conference.aspx
DLR Components Conference	May 17 – 18, 2022	DLR Germany	Yes	Yes	https://event.dlr.de/event/dlr-bauteilekonferenz-2/
AMICSA 2022	May 31 – June 3, June 2022	Madrid, Spain	Yes	Yes	https://indico.esa.int/event/388/
NSREC- IEEE Nuclear and Space Radiation Effects Conf	July 18 – 22, 2022	Provo, UT, USA	Yes	No	https://www.nsrec.com/
Small Satellite Conference	August 6-11, 2022	Logan, UT, USA	Yes	No	https://smallsat.org/
MEWS 35th 2022	Date unknown, usually in Sept	Tsukuba, Japan	Yes (Provisional, Distribution Partner)	Yes (Provisional)	
Space-Comm Expo 2022	September 7 – 8, 2022	Farnborough, UK	Yes	No	https://www.space-comm.co.uk/
ISD Days 2022	September 28 – 29, 2022	ESA/ESTEC (Noordwijk, The Netherlands)	Yes	No	
RADECS 2022	October 3 – 7, 2022	Venice, Italy	Yes	Yes	https://www.radecs2022.org/
ACCEDE Workshop on COTS Components for Space Application	October 19 – 21, 2022	Sevilla, Spain	Yes		https://www.doeet.com/content/accede-workshop-on-cots-components-for-space-applications/
ADCSS ESTEC	October 2022	ESA/ESTEC (Noordwijk, The Netherlands)	Yes		
Space Tech Expo 2022	November 15 – 17, 2022	Bremen, Germany	Yes	Yes	https://www.spacetecheexpo.eu/

Space Forumの最新情報

前号のSpace Briefにて、弊社のSpace Forumが2022年5月に開催される事をお知らせしましたが、残念ながら2022年11月まで延期する事となりました。

弊社のSpace Forumはシステムレベル設計者、R&Dエンジニア、回路およびコンポーネント技術者等、宇宙産業に携わる全ての技術者向けの宇宙技術フォーラムです。このオンライン/オンデマンドフォーラムでは、弊社の技術エキスパートが宇宙産業向けの革新的な製品、機能、システムソリューションを紹介します。新製品のリリースに関する情報、最新の放射線試験データ、お客様の製品開発に役立つ設計のヒントやテクニックを提供する予定です。これには、各種のMicrochip社製最新製品を相互動作させる事で開発期間を短縮する方法や、弊社のsub-QMLおよびCOTS-to-RTコンポーネントを使ってコストを抑えながらシステムの性能および信頼性目標を達成する方法等が含まれます。

主な内容として以下を予定しています。

- RTG4™およびRT PolarFire® FPGAの最新情報
- 放射線耐性強化および耐放射線マイクロコントローラ(MCU)およびマイクロプロセッサ(MPU)の最新情報
- VectorBlox™ SDKを使った宇宙アプリケーション向け人工知能(AI)/機械学習(ML)
- 宇宙におけるモータ制御アプリケーション向けソリューション
- フラッシュメモリソリューションの技術解説
- New Space向けコンポーネントを使った宇宙アプリケーション向け電源の設計に関する情報
- RHBDミクストシグナルIC
- ...その他多数

最新情報を受け取るために、[こちら](#)でお客様の情報を入力してください。Space Forumへのご参加を心からお待ち申し上げます。