



Microchip社のSpace BriefニュースレターEdition 33へようこそ。Space Briefは宇宙産業に携わる設計エンジニア、設計マネージャ、システム エンジニア、システム設計者、コンポーネント エンジニア、放射線研究者、プログラム マネージャの皆様にMicrochip社の放射線耐性強化製品の最新情報をお届けする季刊ニュースレターです。Space Briefは新製品情報、最新の認証試験および放射線耐性試験結果、顧客通知情報へのリンク、Microchip社が参加予定のワークショップおよびカンファレンス情報等を提供します。

Space Briefを職場で閲覧し、[こちら](#)から登録すればこのニュースレターを3ヶ月ごとに直接メールで受け取れる事を教えてあげてください。



Ken O'Neill, Editor

ご質問はken.oneill@microchip.com にお寄せください。

目次

- Space Newsバーチャル イベントシリーズ (ヨーロッパ)
- 耐放射線(RT) PolarFire® FPGAデータシート
- RT FPGAの製品ライフサイクル
- RT FPGA向けMRAMインターフェイスIP
- LX7730とSAMRH71を使ったテレメトリ データロギング向けの評価用ハードウェア
- LX7720 RHBDモータ コントローラIC評価用ソリューション
- LX7730 RHBDテレメトリ コントローラIC評価用ソリューション
- ATmegaS64M1耐放射線MCU向け参照クロック
- 基本に立ち返る: スイッチング電力コンバータを理解する - パート4: 出力段

Space Newsバーチャル イベントシリーズ (ヨーロッパ)

2021年の5月11日から6月22日まで、Microchip社は毎週1時間のバーチャル セッションを通してスペースグレード製品の包括的なポートフォリオを紹介しました。これらのセッションでは、弊社のスペシャリストがFPGA、MCU、ミクストシグナルIC、電源デバイス、タイミング ソリューションを含むMicrochip社製スペースグレード製品の特長、認証スケジュール、耐放射線特性に関する最新情報を提供しました。また、部品のグレードを耐放射線(Rad Tolerant) から耐放射線強化(Rad Hard) へ移行させる事によりリスクの低減と開発期間の短縮を図る、拡張性の高い開発の可能性を紹介しました。さらに、「New Space」コンステレーション向けの低コストオプションについても紹介しました。これらのセッションの動画は[イベントページ](#)でご覧になれます。



詳細な検討または個別の打ち合わせをご要望のお客様は、pascale.charpentier@microchip.com までお問い合わせください。

製品ニュース

RT PolarFire FPGAデータシート

Microchip社の最新の耐放射線FPGAであるRT PolarFireの暫定版データシートが [Microchip社ウェブサイト](#)でご覧になれます。パッケージング、ユーザI/O、高速トランシーバ向けのユーザガイドは既に弊社ウェブサイトからダウンロードできます。その他のユーザガイドと耐放射線レポートも順次追加する予定ですので、その都度Space Briefニュースレターでお知らせします。



ご質問はken.oneill@microchip.com にお寄せください。

RT FPGAの製品ライフサイクル

長期の製品ライフサイクルとヘリテージは、Microchip社製RT FPGAの大きな強みとなっています。宇宙アプリケーションには、長年のフライトヘリテージを有するデバイスが好んで使われる傾向にあります。このため、弊社製品は数10年もの非常に長期にわたって生産が継続されます。

生産を終了する場合、弊社の標準生産ポリシーに基づき、LTB(最終受注日)のアナウンスから最終出荷までの間に18ヶ月(最終注文までに12ヶ月、最終出荷までにさらに6ヶ月)の猶予期間が提供されます。

弊社ウェブサイトから、製品変更通知(PCN)サービスにご登録ください。弊社の[PCNシステム](#)が製品の主な変更(形状/適合性/機能等の変更)をお客様にお知らせします。

QML認証製品の生産終了は、米国のGIDEP (Government – Industry Data Exchange Program)からも公表されます。

お客様からのご要望に応じて、各RT FPGA製品の保守/サポート期間終了予定を記載した文書を提供いたします。レガシーRT FPGA製品をご使用中のお客様は、この文書を弊社スペース マーケティング チームにご請求ください。

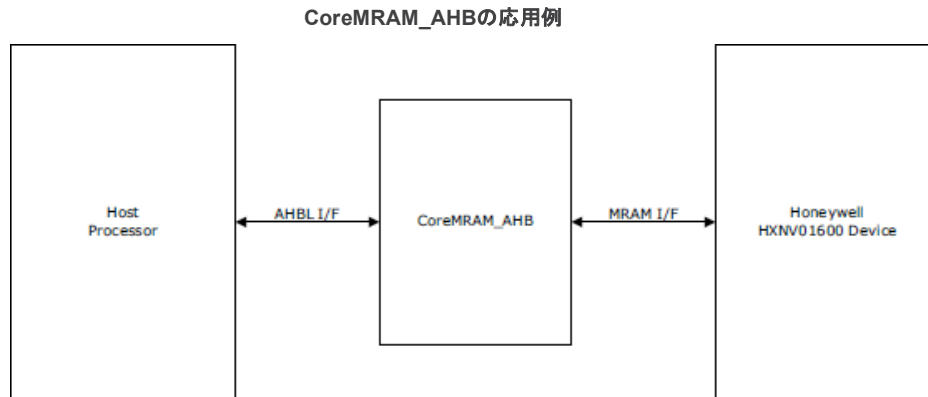


Julian Di Matteo, Senior Engineer, Product Marketing, Space and Aviation:
Julian.DiMatteo@microchip.com

RT FPGA向けMRAMインターフェイスIP

Microchip社製FPGAファミリ([RTG4](#)、[PolarFire SoC](#)、[PolarFire](#)) 向けのMRAM (CoreMRAM_AHB) IPを紹介します。CoreMRAM_AHBは、Honeywell社製HXNV01600 (SDR同期不揮発性MRAM) 向けの高性能インターフェイスを提供します。CoreMRAM_AHBは、AHBL (Advanced High-Performance Bus)スレーブ インターフェイスを介して読み書きコマンドを受け取り、これらの要求をMRAMデバイス向けのコマンド シーケンスへ変換します。

CoreMRAM_AHBを使った標準的な応用例を下図に示します。



CoreMRAM_AHB IPは以下の機能をサポートします。

- Honeywell社製標準HXNV01600向け不揮発性MRAMコントローラ
- 同期インターフェイスと完全にパイプライン化された内部アーキテクチャ
- 最大16 Mbitのメモリをサポート
- 16 Mbit (×8または×16)のコンフィグレーション サポート
- コアクロック周波数: 12、24、48 MHz
- 内部RAM上のECC機能をサポート

CoreMRAM_AHBは一部の弊社製デバイスファミリに実装されています。下表に、CoreMRAM_AHB実装デバイスと使用率データの概要を示します。

Note: 下表は既定値のシステム設定で得られたデータです。

CoreMRAM_AHBデバイスの使用率

FPGA Family and Device	Parameter Name	Utilization			
	BYTE_MODE_EN	Sequential	Comb	Total	%
RT PolarFire® RTPF500T-1CG1509	0	495	714	1209	0.125
	1	503	724	1227	0.125
RTG4® RT4G150-1CG1657	0	567	828	1395	0.46
	1	575	845	1420	0.47

Libero® SoC Design Suiteのバージョン11.9以上がCoreMRAM_AHBをサポートします。CoreMRAM_AHBはライセンスがロックされておらず、ウェブ リポジトリを介してLibero SoC Design Suite IPカタログからダウンロードできます。カタログ内に表示されたら、SmartDesignフローを使ってコアをインスタンス化できます。

このリリースには、CoreMRAM_AHBハンドブックのコピーが含まれます。ハンドブックにはコア機能の説明、このコアをシミュレート/同期/配置配線するための手順、推奨実装方法が記載されています。IPコアを使ってSmartDesignプロジェクトを作成する方法については、[SmartDesignユーザガイド](#)を参照してください。

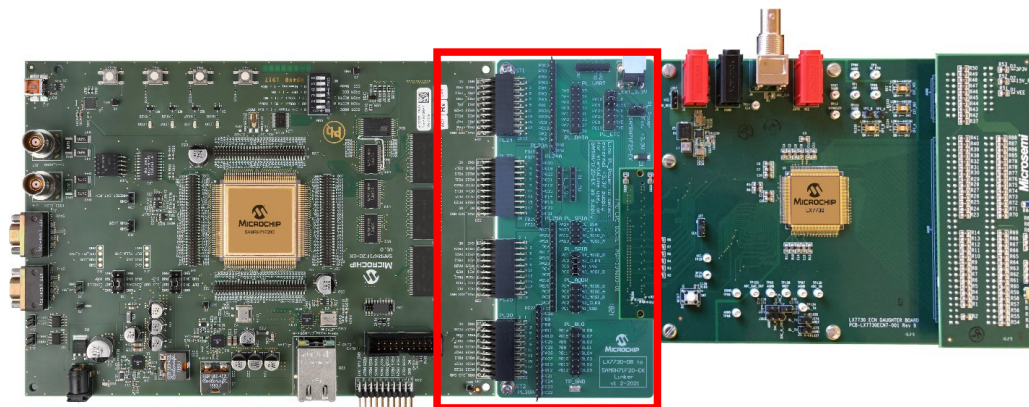


ご質問は以下にお寄せください:
Puneet.Kumar@microchip.com

LX7730とSAMRH71を使ったテレメトリ データロギング向けの評価用ハードウェア

Microchip社のRHBD LX7730テレメトリ コントローラとRHBD SAMRH71 MCUを使ったテレメトリ データロギングアプリケーションを容易に評価できる新しいハードウェアを紹介します。このハードウェアは、LX7730-DB ドータボードを弊社のSAMRH71F20-EK 評価用キットに接続するためのリンカカードです。

リンカカードを使ってSAMRH71F20-EK評価用キットにLX7730-DBを接続した状態



[LX7730ウェブページ](#) 内の[Rsources]タブから[LX7730-DB to SAMRH71F20-EK linkerユーザマニュアル](#)をご覧ください。

弊社はオプションのLX7730センサデモボードと[LX7730-SAMRH71F20センサデモ ユーザマニュアル](#)も提供しています。センサデモボードを追加する事で、ボード上の5個のセンサ(温度、圧力、磁場、距離、3軸加速度)から読み出したデータをWindows® PC上のGUIに表示する事ができます。LX7730センサデモボードは、LX7730-DB ドータボードにプラグインして使います。

Microchip社は、お客様の宇宙アプリケーション向けに弊社のミクストシグナルICを容易に評価できるよう、各種の評価用ボード オプションを提供しています。これらのオプションには、弊社の高集積LX7720およびLX7730宇宙システム マネージャ コンパニオンIC関連のソリューションも含まれます。これらのデバイスはFPGAまたはMCUと連携して動作し、弊社はそれらを実験するための開発プラットフォームを提供しています。

LX7720 RHBDモータ コントローラIC評価用ソリューション

FPGAを使った回路を評価する場合、[LX7720-DB](#)(ドータボード)を使います。このボードは[LX7720-ES](#)を実装し、既定値では24 V ACアダプタで動作します。このドータボードは、4つの内部NMOS FETハーフブリッジを使って最大4つの巻き線(三相BLDC、ブレーキ付きステップモータ等)を直接駆動します。LX7720-DB ドータボードは、FMCコネクタを介して直接[RTG4開発キット](#)または[PolarFire MPF300評価用キット](#) (リビジョンB) に接続します。詳細は、弊社ウェブサイト上の[LX7720ドータボード ユーザガイド](#)を参照してください。

MCUを使った回路を評価する場合も[LX7720-DB](#) ドータボードを使い、コネクタキットを介して[SAMRH71F20-EK](#) 評価用キットへ接続します。コネクタキットは、リンカカードとスイッチを実装した小さな基板で構成されます。詳細は、弊社ウェブサイト上の[LX7720 Daughter Board to SAMRH71F20-EKユーザマニュアル](#)を参照してください。

LX7730 RHBDテレメトリ コントローラIC評価用ソリューション

先にLX7730とSAMRH71を組み合わせた新しいサポートツールを紹介しましたが、LX7730は弊社の宇宙向けFPGAと組み合わせて使う事もできます。この場合、[LX7730-DB](#) ドータボードは、FMCコネクタを介して[RTG4開発キット](#)または[PolarFire MPF300評価用キット](#) (リビジョンB) に接続します。RTG4ファームウェアは、LX7730シリアルおよびパラレル インターフェイスをインスタンス化します。

詳細は、弊社ウェブサイト上の[LX7730ドータボード ユーザガイド](#)を参照してください。

[耐放射線強化ミクストシグナルIC製品ページ](#) にアクセスし、宇宙アプリケーション向けMicrochip社製ミクストシグナルICの詳細と、前述の評価用プラットフォームに関する動画をご覧ください。



LX7730センサデモボードをご入り用のお客様は、
dorian.johnson@microchip.com までお問い合わせください。

ATmegaS64M1耐放射線MCU向け参照クロック

弊社の[アプリケーション ノート\(AN3657\)](#)には、ATmegaS64M1シリーズ耐放射線MCU向け外付けクロックとしてキャラクタライズされたVectron®高信頼性オシレータのモデル番号が記載されています。ATmegaS64M1向けの外付けクロックには、これらのオシレータのみを推奨します。他メーカーのクロックにも仕様が適合する製品はあるかもしれませんが、それらはMicrochip社が承認したリファレンス デザインとは異なるため、ユーザが独自に適合性を確認する必要があります。ATmegaS64M1 MCU向けに推奨するVectronスペースグレード クロック オシレータを下のTABLE 1に示します。

ATmegaS64M1には3通りのクロック源オプションがあります。このアプリケーション ノートには、外部クロック用として推奨する外付け水晶振動子オシレータが記載されています。弊社はオシレータ周波数として4 MHzと8 MHzを推奨しますが、ATmegaS64M1データシート内のTable 30-4に従い、8 MHz以下の任意の周波数が使えます。弊社は、4通りの信頼性レベルでMCUを提供しています。各マイクロコントローラの信頼性レベルに対応した信頼性レベルを持つ水晶振動子オシレータを選択する必要があります。TABLE 1には、周波数と信頼性レベルの組み合わせが異なる8つのMCUモデルと、それぞれに対応する8つのオシレータ モデル番号を記載しています。これらのオシレータは、直接XTAL1 端子に接続します。

TABLE 1の組み合わせは、ATmegaS64M1の要件と要求信頼性レベルを満たす最も対費用効果の高いソリューションです。Vectron社の高信頼性オシレータ規格OS-68338に準拠した1157シリーズ オシレータを推奨します。表に記載した全てのデバイスは3.3 V、CMOS、表面実装、7 mm × 5 mm、セラミック リードレス チップキャリアのオシレータです。

TABLE 1: RECOMMENDED VECTRON HIGH-RELIABILITY OSCILLATOR MODELS AT TWO EXTERNAL CLOCK FREQUENCIES

MCU Model	Reliability Level	External Clock Frequency	Oscillator Model Number
ATmegaS64M1-KH-E	Prototype (-E)	4 MHz	1157D4M00000BX
ATmegaS64M1-KH-MQ	QML-Q equivalent	4 MHz	1157B4M00000BE
ATmegaS64M1-KH-SV	QML-V equivalent	4 MHz	1157R4M00000BS
ATmegaS64M1-MA-HP	HiREL Plastic	4 MHz	1157C4M00000BB
ATmegaS64M1-KH-E	Prototype (-E)	8 MHz	1157D8M00000BX
ATmegaS64M1-KH-MQ	QML-Q equivalent	8 MHz	1157B8M00000BE
ATmegaS64M1-KH-SV	QML-V equivalent	8 MHz	1157R8M00000BS
ATmegaS64M1-MA-HP	HiREL Plastic	8 MHz	1157C8M00000BB

MIL-PRF-38535 (放射線耐性強化エレクトロニクスの規格)とMIL-PRF55310 (水晶振動子オシレータの規格)が規定する要件は異なるため、マイクロコントローラのクオリティフローに対してオシレータのスクリーニング レベルとデバイスグレード(Pedigree)を完全に一致させる事はできません。TABLE 2 に、ATmegaS64M1耐放射線MCUが提供するクオリティフローと、対応する推奨OS-68338オシレータのスクリーニング レベルおよびデバイスグレードを示します。ミッション クリティカルなアプリケーションにおいては、仕様が完全に要件に準拠している事を確認する事を推奨します。

TABLE 2: ATMEGAS64M1 QUALITY FLOW REQUIREMENTS VS. OS-68338 OSCILLATOR SCREENING AND PEDIGREES

MCU Quality Flow	Oscillator Screening	Oscillator Component Pedigree	Description
Prototype (-E)	X	D	Engineering Model Hardware using high reliability design with commercial grade components and non-swept quartz.
QML-Q equivalent	E	B	Military Grade Hardware using high reliability design with military grade components and swept quartz.
QML-V equivalent	S	R	Space Grade Hardware with 100 kRad die, space grade components, and swept quartz.
Hirel Plastic (-HP)	B	C	Military grade die and plastic packaging. Oscillator uses military grade components and non-swept quartz.

外付けクロック オシレータに対する電氣的性能要件は、ATmegaS64M1データシート内のTable 30-2およびTable 30-3で定義されています。弊社は、お客様のユースケースから追加の要件を導き出しました。

これらの要件をTABLE 3 に示します。この表には、OS-68338の対応する電氣的仕様値も記載しています。

TABLE 3: ELECTRICAL COMPLIANCE MATRIX FOR THE EXTERNAL CLOCK OSCILLATOR

Specification	ATmegaS64M1 Microcontroller Requirement	OS-68338 Oscillator Specification
Operating Temperature	-55°C to +125°C	-55°C to +125°C
20-year Total Stability (Note 1)	Not Defined	±100 ppm
Supply Voltage (V_S)	3.3VDC	3.3VDC
Supply Voltage Tolerance	±0.3VDC	±0.33VDC
Voltage Low Logic Min.	-0.5V	0V
Voltage Low Logic Max.	$V_S \times 0.1$	$V_S \times 0.1$
Voltage High Logic Min.	$V_S \times 0.8$	$V_S \times 0.9$
Voltage High Logic Max.	$V_S + 0.5V$	V_S
Duty Cycle	40% to 60%	45% to 55%
Rise and Fall Time Max.	1600 ns	5 ns
Total Ionized Dose	30 kRad	100 kRad
Single Event Latch-Up	62.5 MeV-cm ² /mg	120 MeV-cm ² /mg

Note 1: The ATmegaS64M1 data sheet does not specify a frequency stability requirement for the reference oscillators. The recommended oscillators in this application note will maintain a fractional frequency error of ±100 ppm under all conditions for a 20 year operational life. Table 4 provides details on the frequency budget. Note that while OS-68338 specification lists ±5 ppm for first-year aging, and ±2 ppm/year after year one, due to the logarithmic nature of the aging curves, oscillators will comply with ±31 ppm total aging over 20 years.

弊社は、ATmegaS64M1耐放射線MPU向け外付けクロックとしてTABLE 1 内のOS-68338オシレータを推奨します。これらのオシレータは、ATmegaS64M1データシートと想定されるユースケースにおいて要求される全ての性能パラメータを満たします。これらのオシレータの定格は、対応するMCUの放射線耐性レベルと同等です。各種のパッケージ オプションが選択でき、8 MHz以下の任意周波数への対応も可能です。



詳細はScott Murphy (Microchip社、Vectronオシレータ製品部門、宇宙およびHe-Rel製品ライン マネージャ) にお問い合わせください: scott.murphy@microchip.com

基本に立ち返る：スイッチング電力コンバータを理解する - パート4: 出力段

このシリーズのパート3 ([Space Briefニュースレター Edition32](#) 参照)では、電源の制御について解説しました。今回は電源回路の出力段に焦点を合わせ、LCフィルタと電源の出力インピーダンス、および、シーケンシングとプリバイアス起動条件について解説します。

LCフィルタの設計

出力段そのものは平凡であり、ほとんどの場合シンプルなLC回路が使われます。インダクタには、1) スwitchング周波数において低損失である事、2) DC出力電流の増加に伴うインダクタンスの変化は微小である事、3) 小型である事、4) 軍用および航空宇宙用に広い動作温度レンジを有する事が求められます。

例えば出力段が120 Vで500 Aを供給する必要がある場合、インダクタの構造、巻き線、断面積、冷却システム、絶縁システムはとんでもなく巨大になるでしょう。近接効果、表皮効果、コア損失、銅損、BH動作曲線等、大量の仕事をこなす必要があります、量産向けの設計も大変でしょう。ほとんどのアプリケーションでは、このように極端な設計をする必要はありません。電源回路を設計する際は一般的に最大出力電流、スイッチング周波数、動作温度レンジ、損失が指定されます。そして、この出力電流を最小のインダクタンス変動、規定のコア損失および銅損、許容可能なリップル電流で提供できるようインダクタを設計または選定します。

出力コンデンサバンクの設計は、インダクタほど難しくはありません。コンデンサバンクには、出力電圧が要求仕様レンジ内に収まるようリップル電圧を十分小さく抑える事と、ラインまたは負荷の変動に対応できるよう十分なエネルギーを蓄える事が要求されます。リップル電流が大きいアプリケーションでは、等価直列抵抗からの熱に注意する必要があります。

本シリーズの「パート3: 制御」で述べた通り、補償回路を設計する際は、出力コンデンサとインダクタにより2重極が形成される事をよく理解する必要があります。

POL (Point-of-Load)モジュールはLC出力フィルタを内蔵していますが、ディスクリート回路を使う場合はLCの値を選定する必要があります。インダクタ値は、コンバータが提供する最大電流を考慮して選定する必要があります。目安としては、POLコンバータで最大電流時に20%のリップル電流が生じるように設計すると良いでしょう。例えば弊社のMHP50601Aを使う場合、出力電流は6 Aであるため、目標とするリップル電流(ピークツーピーク)は1.2 Aです。このリップル電流とスイッチング周波数および入力/出力電圧により、 $V = -L di / dt$ の関係からインダクタ値が決まります。

インダクタの充電ステートでは、インダクタへの印加電圧は $V_{in} - V_{out}$ となります。これは、降圧型コンバータ内でハイサイドスイッチが飽和している状態です(電圧降下は無視可能と想定)。例として $V_{in} = 5\text{ V}$ 、 $V_{out} = 1.5\text{ V}$ 、リップル電流 = 1.2 A、最大出力電流 = 6 Aという条件を想定します。デューティサイクルは $D = V_{out} / V_{in}$ として概算できます。この例の場合、Dは概ね20%です。スイッチング周波数を500 kHzとした場合、オンタイムは約400 nsです。 $V = -L di / dt$ であることから、これらの値を使って出力インダクタの値を求めると、 $L = V * dt / di = \text{約}1.2\text{ }\mu\text{H}$ となります。多くの設計者はインダクタの「境界条件」を気にします。彼らは、インダクタ電流が不連続モードから連続モードへ遷移するポイントの事をそう呼びます。彼らが知りたいのは、「境界条件モードにおける平均電流はいくつなのか」という事です。言い換えれば、これは平均電流がピークツーピーク リップル電流の1/2になるポイントです。入力電圧 = 5 V、出力電圧 = 1.5 V、インダクタ値 = 1.2 μH 、スイッチング周波数 = 500 kHzである場合、境界条件モードは約600 mAです。コンバータは平均出力電流が600 mAを下回る場合に不連続モードで動作し、600 mAを上回る場合に連続モードで動作します。

出力コンデンサの役割は、インダクタからのリップル電流を吸収して出力電圧を一定に保ち、負荷へ電流を供給する事です。出力コンデンサでのリップル電圧は計測する必要がありますが、以下の手順で概算する事もできます。

最初のステップは $I = Cdv / dt$ に基づきます。 I は負荷電流であり、この例では前述の通り6 Aです。 C はバンク全体の静電容量です。 dt はコンデンサから負荷へ電流を供給する時間であり、この例では1.6 μ sです。 dV は出力電圧リップルです。これは、総出力電圧の2% (この例では約30 mV) 程度と非常に小さいと考えられます。コンデンサバンクは、フリーホイール時間(1.6 μ s)中に、この電流の大部分を負荷へ供給する必要があります。この例における総容量 C は、 $C = I * dt / dV = 320 \mu$ F (min.)として求められます。出力コンデンサバンクの等価直列抵抗(ESR) に流れるインダクタからの放電電流により、追加のリップル電圧が発生します。このリップル電圧は、ピークツーピーク リップル電流にESRを乗算する事により近似できます。この例の場合、リップル電圧を30 mV未満に抑えたいため、ESR値は30 mV/1.2 A = 25 m Ω として求められます。

以上から、この例のコンデンサバンクの仕様としては、少し余裕を持たせて、総容量 C = 約470 μ F、総ESR = 20 m Ω 以下が妥当であろうと思われます。

ノイズフィルタ

このシリーズのパート1では、プリント基板(PCB)の許容電流とトレース寸法について解説しました。これは出力段回路にも適用できます。これに加え、スイッチング電源の出力には、ノイズフィルタを追加する事がしばしば必要になります。このフィルタはRFノイズの除去とバイパスを目的とし、エネルギーを貯蔵する必要はないため、非常に小さな素子が使えます。

出力インピーダンス

大概のDC/DCコンバータの出力インピーダンスは、出力側から見たLC出力回路のインピーダンスに追従します。LC回路を出力側から見ると、LC共振周波数で並列共振が観測され、この周波数より低くても高くても非常に低インピーダンスです。この回路は閉ループであり、エラーアンプのゲインは70~90 dBである事を思い出してください。この事は出力インピーダンスに明確に表れます。ピーク電流モード制御コンバータでは、PWMでランプ信号に対してインダクタ電流波形が支配的となる高負荷時に、出力LC回路は単極スロープとなります。軽負荷時には、ピーク電流モード制御コンバータ出力の高インピーダンス点でLCの直列共振が観測できます。

パワースイッチ

多くの場合、パワースイッチの選定は非常に明解です。出力電圧が非常に低い同期降圧型コンバータの場合、スイッチングの相互作用を理解する必要があります。例えば入力が5.0 Vで出力が0.8 Vである場合、デューティサイクルは概ね $0.8/5 = 16\%$ となります。ハイサイドスイッチのオンタイムは短く、インダクタの充電時間は極めて短くなります。この期間中に、ハイサイドスイッチはインダクタに流れる大きな電流パルスを手軽に転流して繋いでゆく必要があります。このため、ハイサイドスイッチを選定する際は、低スイッチング損失である事を最優先にし、次に低伝導損失である事を優先します。ローサイド スイッチでは、これとは逆になります。高負荷時にローサイド スイッチはデューティサイクルの84%でONとなり、中~高負荷ではその転流特性への要求は大きくありません。このパワースイッチを選定する際は、低RDS(on)である事を最優先とし、次に低スイッチング損失である事を優先します。ほとんどのアプリケーションでは、ディスクリート部品で設計するよりもPOLモジュールまたはPOLコンバータICが使われ、内蔵するスイッチの特性はデバイス設計時に決まってしまう。しかし、アプリケーション エンジニアたちの弛まぬ努力により、IC設計者たちはこれらのトレードオフを熟知しており、デバイスを安心して使う事ができます。

POLコンバータ

大部分のPOLコンバータ回路は降圧型コンバータを使います。効率の観点から、ローサイド スイッチの損失をシンプルなショットキー ダイオードまたはFREDの損失より低くするために、同期降圧型回路がしばしば使われます。POLアプリケーションにおける主要負荷はMPU、DSP、FPGAアレイと、それらに関連する周辺デバイスです。

POLコンバータの設計または仕様の検討においては、考慮すべきいくつかの事柄があります。大部分のデジタル領域負荷にはシーケンシングが必要です。コア電源とI/O電源は、電圧が単調に増加する事、または決められたシーケンスにて同じランプレートで増加する事を要求する場合があります。電源回路の出力は、この要求を満たす必要があります。多くの場合、これにはSG1548が使われ、ある電源で別の電源をトリガしたり、複数の電源を同時にトリガしたりします。このトリガイイベントは、コンバータのイネーブルピンと連動します。POLソリューションによっては「パワーグッド」コマンドを備えている場合があり、これを使って他のコンバータのイネーブルピンを駆動する事ができます。

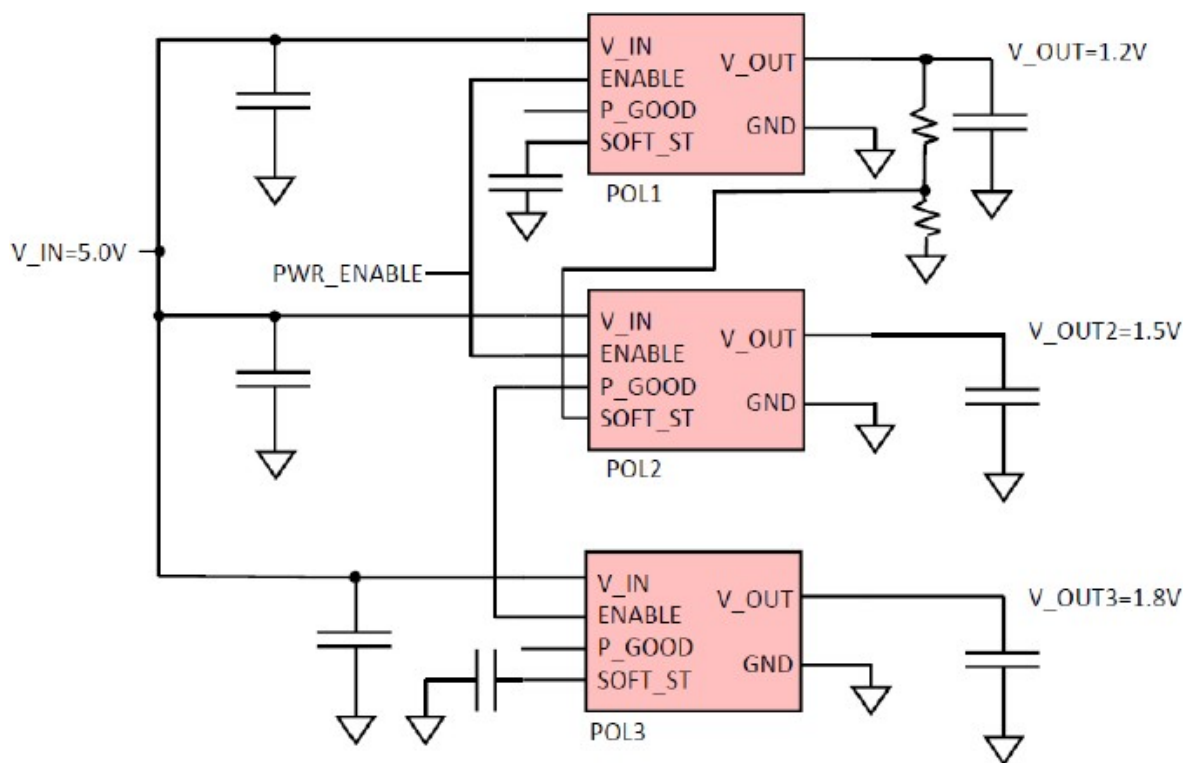


図1: POLモジュールによるシーケンシングのセットアップ

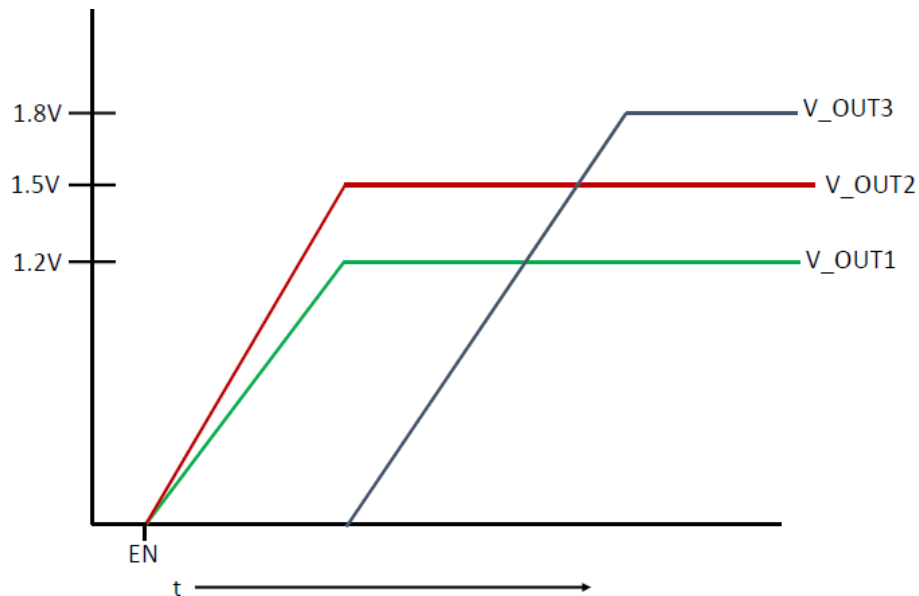


図2: シーケンシング波形: Vout1とVout2はレシオメトリックに立ち上がり、Vout3はVout2が安定した後に立ち上がる

慎重に検証する必要があるもう1つの項目として、プリバイアス起動条件があります。同期降圧型コンバータでは、最初にローサイドスイッチの駆動を必要とする事がよくあります。多くの同期降圧型コンバータの出力段はブートストラップハイサイドドライバを備えており、ハイサイド回路を起動させてコンバータを正常に動作させるために、このローサイド駆動パルスが必要です。0V出力条件ではこれは問題になりませんが、出力に電圧が残留しているようなプリバイアス状態では問題が生じます。例えば、出力が定常状態で動作中にラインの攪乱(システムグリッチやホットスワップイベント等)によって出力電圧が残留したプリバイアス状態でPOLコンバータがソフトスタートサイクルを再起動した場合、ローサイドスイッチの初期ターンオンはインダクタへ逆方向の電流を誘起させ、出力電圧の低下を招くと共にハイサイドスイッチに逆方向の電流を流します。これは望ましい動作ではありません。同期降圧型出力段を持つほとんど全てのPOLコンバータは、逆方向に流れる電流を監視して動作をダイオードエミュレーションモードへシフトさせるシンプルな電流検出エレメントを備えています。ローサイドスイッチが本当にダイオードをエミュレートしていれば、出力から電流をシンクする事は不可能です。しかし、全てのダイオードエミュレーションモードが実際にそのように動作しているとは限らないため、慎重に確認する必要があります。

同様の問題は、同期降圧型コンバータにおける不連続モード(DCM)でも生じます。ローサイドMOSFETチャンネルが何の働きもしていない逆方向の電流を誘起させても無意味です。これを防ぐためにも、ダイオードエミュレーションモードが必要となります。ダイオードエミュレーションモードにより、この負方向の電流逸脱をブロックできる他、銅損も少し低減できます。弊社製MHP50601のA同期降圧型コンバータコアは、十分に検証されたダイオードエミュレーションモードを提供します。

絶縁型コンバータ

絶縁型コンバータには特有の注意事項があります。絶縁型コンバータは、シンプルになる場合も複雑になる場合もあります。大概の絶縁型コンバータはフライバック型です。なぜなら、出力インダクタは不要となり、パワースイッチには一次側電圧と二次側からの反射電圧の合計が印加されるからです。位相シフト フルブリッジ回路(大概是電流ダブル出力段を備える)では、フリーホイール電流環流経路と二次側漏れインダクタンスの対称性と重要性をすぐに学べます。

まとめ

今回のパート4は、パート1～パート3の内容に基づくため、短くなりました。通常LCフィルタ回路の設計と仕様は、主要負荷において許容されるリップル電圧仕様値によって決まります。同期降圧型コンバータのローサイドスイッチにおけるプリバイアス起動およびDCM相互作用を考慮する事も重要です。最終回のパート5では、EMIの概念とケース スタディについて解説する予定です。

お客様の回路に電子が思い通りに流れますよう、お祈り申し上げます。



弊社のアナログ製品と回路構成または設計に関するご質問は以下にお寄せください。
Paul.Schimel@microchip.com.